Создание топологии в САПР Cadence Allegro

Продолжение (см. уроки 1 и 2)

Итак, мы в предыдущих уроках с вами скачали и установили демонстрационную версию САПР Cadence Allegro, создали электрическую схему и промоделировали ее работу в симуляторе PSpice. Теперь давайте реализуем ее в виде печатной платы. Добавим в схему на входе и на выходе разъемы **HEADER 2**, как указано на схеме (Puc.1). Их можно найти в библиотеке **Connector.olb** в папке **C:\Cadence\OrCAD_17.2_LITE\tools\capture\library** или подобной, в зависимости от того, какие версии САПР Allegro или OrCAD у вас установлены.



Рис.1. Схема с добавленными разъемами на входе и на выходе

Теперь нужно будет указать посадочные места для всех компонентов в схеме. Мы предполагаем, что будут использоваться посадочные места из библиотек, которые идут с Allegro по умолчанию. Если у вас уже есть свои собственные библиотеки посадочных мест, не забудьте указать путь к их расположению. Это делается в закладке топологического редактора Setup->User Preferences->Paths->Library->psmpath и padpath (см. Рис.2).

7	User Pre	ferences Editor	- 🗆 🗙
Categories	Category: Library		
My_favorites Display Display Drawing Drawing Drawing Drawing Drawing	Preference devpath interfacepath miscpath	Value 	Effective Favorite Command Command Command Command Command
	modulepath padpath parampath step_facet_path step_mapping_path steppath techpath topology_template_path		Command Comman
Search for preference: Include summary in search Summary description Category: paths/library			
Search path for library symbols (.psr psmpath = \$psmpath D:/Programs/ C:/Users/Bam MacDuck/Desktop/ OK Cancel	n .osm .bsm .ssm .fsm). Cadence/SPBD ata/Symbol LIB/ Apply	s/ D:/Programs/Cadence/SPBD (List All	ata/MechanicalSymbols/

Рис.2. Пути к библиотекам символов и площадок в Allegro

По умолчанию они находятся в папке C:\Cadence\OrCAD_17.2_LITE\share\pcb\pcb_lib\symbols.

Также надо помнить, что необходимо точное соответствие в нумерации контактов символа и посадочного места.

Есть несколько вариантов выбора посадочного места среди инструментов Cadence. Рекомендованный вариант заключается в использовании OrCAD Capture CIS, который позволяет хранить информацию о свойствах (например, наименование посадочного места или производителя) в базах данных ODBC в Windows-совместимых форматах, например, в Microsoft Access или SQL. Если вы используете этот метод, то вам не понадобится добавлять свойства вручную, как будет показано в следующих шагах. Мы покажем два способа для назначения посадочного места. 1. Выделите компонент **J1**, затем **ПКМ->Edit Properties**, чтобы запустить **Property Editor**, либо просто двойной щелчок ЛКМ на компоненте (Рис.3).

🔝 headphone 🛐 🛛	AGE1 SCHEMA	ATI
New Property Appl	Display Delete	Property Pivot
jumper2		
	A	
	+ SCHEMATIC1 : PA	GE1 : J1
Color	Default	
Designator		
Graphic	HEADER 2.N	ormal
ID		
Implementation		
Implementation Path		
Implementation Type	<none></none>	
Location X-Coordinate	25	
Location Y-Coordinate	285	
Name	INS5975	5
Part Reference	<u>J1</u>	
PCB Footprint	jumper2	
Power Pins Visible		
Primitive	DEFAUL	Г
Reference	<u>J1</u>	
Source Library	C:\CADENCE\SPB_17.	2\TOOLS\C
Source Package	HEADER	2
Source Part	HEADER 2.N	ormal
Value	HEADER	2

Рис.3. Окно редактирования свойств символа на схеме

2. Введите значение для свойства **PCB Footprint** для **J1** в соответствующей ячейке. В нашем примере посадочное место называется **Jumper2**, достаточно указывать только название, без расширения файлов (расширение по умолчанию – **DRA**).

3. Сохраните изменения, закрыв окно **Property Editor**. Для этого выполните щелчок **ПКМ** на закладке с названием окна, а затем нажмите **Close** (либо используйте комбинацию **Ctrl+F4**).



Рис.4. Сохранение изменений в свойствах компонента

Вы можете вводить таким образом какие угодно свойства компонентов: **Manufacturer**, **Part Number**, **Tolerance** и т.п. Эти свойства потом могут быть использованы для создания перечней элементов или списка цепей. Следующий вариант позволяет задавать свойство сразу нескольким компонентам.

4. Выделяем Headphone.dsn в "дереве" проекта, затем Edit>Browse>Parts



Рис.5. Вход в режим просмотра символов в виде таблицы

5. В следующем окне соглашаемся с предложенным вариантов (для получения дополнительной информации по Instances и Occurrences свойствам, можно обратиться к OrCAD Capture User Guide).

Browse Properties	×
Mode Use occurrences Use instances (Preferred) Don't show this dialog again unless preferred	OK d mode changes.

Рис.6. Выбор режима просмотра свойств Instances (Образец)

6. Мы увидим список всех компонентов в нашем проекте. Нам нужны только те, которые будут размещаться на самой плате. Поэтому мы можем игнорировать pspice-символы и выделить компоненты, начиная с **C1** (щелчок **ЛКМ**) по **R17** (**Shift + ЛКМ**).

7. Затем Edit->Properties (или Ctrl+E) для открытия окна редактирования свойств. В нем вы увидите таблицу доступную для изменений, где мы можем внести необходимые нам свойства.

Implementatio	n Referenc	e Source Par	Part Reference	e Designator	Primitive ht	a Source Package	Color	Value	n X-Co	r Pins'	\Source Library	Name	i Y-Co	Implementation Ty	pe Graphic	SET	SLOPE	KNEE	IC TC	2 CURRENT	/C1 sValue Po	v VC2	MAX_TEMP	DIST	TC1	VOLTAGE	POWER	PCB Footprint
1	C1	C.Normal	C1		DEFAUL	C	Default	47u	150	П	C:\CADENC	INS589	265	<none></none>	C.Norm		CSMAX	CBMAX	0	CIMAX	0	0	CTMAX	FLAT	0	CMAX		smc0805
2	C2	C.Normal	C2		DEFAUL	C	Default	0.47u	150	Г	C:\CADENC	INS605	335	<none></none>	C.Norm		CSMAX	CBMAX	0	CIMAX	0	0	CTMAX	FLAT	0	CMAX		smc0805
3	C3	C.Normal	C3		DEFAUL	C	Default	47u	275	Г	C:\CADENC	INS621	265	<none></none>	C.Norm		CSMAX	CBMAX	0	CIMAX	0	0	CTMAX	FLAT	0	CMAX		smc0805
4	C4	C.Normal	C4		DEFAUL	C	Default	10p	360		C:\CADENC	INS122	365	<none></none>	C.Norm		CSMAX	CBMAX	0	CIMAX	0	0	CTMAX	FLAT	0	CMAX		smc0805
5	C5	C.Normal	C5		DEFAUL	C	Default	47u	375	П	C:\CADENC	INS107	205	<none></none>	C.Norm		CSMAX	CBMAX	0	CIMAX	0	0	CTMAX	FLAT	0	CMAX		smc0805
6	C6	C.Normal	C6		DEFAUL	C	Default	0.1u	675		C:\CADENC	INS302	455	<none></none>	C.Norm		CSMAX	CBMAX	0	CIMAX	0	0	CTMAX	FLAT	0	CMAX		smc0805
7	C7	C.Normal	C7		DEFAUL	C	Default	2200u	725		C:\CADENC	INS299	320	<none></none>	C.Norm		CSMAX	CBMAX	0	CIMAX	0	0	CTMAX	FLAT	0	CMAX		smc0805
8	J1	HEADER	J1		DEFAUL	HEADER 2	Default	HEADE	25	Г	C:\CADENC	INS597	285	<none></none>	HEADE													jumper2
9	J2	HEADER	J2		DEFAUL	HEADER 2	Default	HEADE	815	Г	C:\CADENC	INS595	140	<none></none>	HEADE													jumper2
10	J3	HEADER	J3		DEFAUL	HEADER 2	Default	HEADE	815		C:\CADENC	INS658	240	<none></none>	HEADE													jumper2
11 BC212AP/Z	Q1	BC212AP	Q1		DEFAUL	BC212AP/ZTX	Default	BC212A	315	Г	C:\CADENC	INS234	335	PSpice Model	BC212A						3.084m							to236ab
12 BC182BP/Z	Q2	BC182BP	Q2		DEFAUL	BC182BP/ZTX	Default	BC182B	400	П	C:\CADENC	INS977	410	PSpice Model	BC182B						13.89m							to236ab
13 BC182BP/Z	Q3	BC182BP	Q3		DEFAUL	BC182BP/ZTX	Default	BC182B	475		C:\CADENC	INS176	365	PSpice Model	BC182B						2.988uW							to236ab
14 BC212AP/Z	Q4	BC212AP	Q4		DEFAUL	BC212AP/ZTX	Default	BC212A	540	Г	C:\CADENC	INS948	265	PSpice Model	BC212A						51.44m							to236ab
15 TIP41	Q5	TIP41.Nor	Q5		DEFAUL	TIP41	Default	TIP41	615	Г	C:\CADENC	INS171	180	PSpice Model	TIP41.						295.8m							to220ab
16 TIP42	Q6	TIP42.Nor	Q6		DEFAUL	TIP42	Default	TIP42	615		C:\CADENC	INS174	415	PSpice Model	TIP42						250.1m							to220ab
17 POT	B1	POT.Nor	R1		DEFAUL	POT	Default	50K	195	Г	C:\CADENC	INS88	145	PSpice Model	POT.No	(SET1)					208.3uW							resadi
18	R2	R.Normal	R2		DEFAUL	R	Default	22k	195		C:\CADENC	INS227	235	<none></none>	R.Norm		RSMAX		0		104.5uW		RTMAX	FLAT	0	RVMAX	RMAX	smr0805
19	R3	R.Normal	R3		DEFAUL	R	Default	100k	195	П	C:\CADENC	INS245	300	<none></none>	R.Norm		RSMAX		0		475.0uW		BTMAX	FLAT	0	BVMAX	RMAX	smr0805
20	B4	R.Normal	R4		DEFAUL	R	Default	120k	195		C:\CADENC	INS263	365	<none></none>	R.Norm		RSMAX		0		609.8uW		BTMAX	FLAT	0	RVMAX	RMAX	smr0805
21	R5	R.Normal	R5		DEFAUL	R	Default	220	195	Г	C:\CADENC	INS281	450	<none></none>	R.Norm		RSMAX		0		1.118uW		BTMAX	FLAT	0	RVMAX	RMAX	smr0805
22	R6	R.Normal	R6		DEFAUL	R	Default	2k2	315		C:\CADENC	INS103	235	<none></none>	R.Norm		RSMAX		0		300.8uW		RTMAX	FLAT	0	RVMAX	RMAX	smr0805
23	R7	R.Normal	B7		DEFAUL	R	Default	2k2	315	Г	C:\CADENC	INS128	450	<none></none>	R.Norm		RSMAX		0		289.0uW		RTMAX	FLAT	0	RVMAX	RMAX	smr0805
24	R8	R.Normal	R8		DEFAUL	R	Default	3k3	400	Г	C:\CADENC	INS995	145	<none></none>	R.Norm		RSMAX		0		7.180m		RTMAX	FLAT	0	RVMAX	RMAX	smr0805
25	R9	R.Normal	R9		DEFAUL	R	Default	3k3	400	Г	C:\CADENC	INS101	235	<none></none>	R.Norm		RSMAX		0		7.180m		RTMAX	FLAT	0	RVMAX	RMAX	smr0805
26	R10	R.Normal	R10		DEFAUL	R	Default	560	400	Г	C:\CADENC	INS104	295	<none></none>	R.Norm		RSMAX		0		1.255m		BTMAX	FLAT	0	RVMAX	RMAX	smr0805
27	B11	B.Normal	B11		DEFAUL	R	Default	100	400	Г	C:\CADENC	INS130	450	<none></none>	R.Norm		RSMAX		0		225.6uW		BTMAX	FLAT	0	BVMAX	BMAX	smr0805
28	R12	B.Normal	B12		DEFAUL	R	Default	1k8	475	П	C:\CADENC	INS179	450	<none></none>	R.Norm		RSMAX		0		45.03m		BTMAX	FLAT	0	RVMAX	RMAX	smr0805
29	R13	B.Normal	R13		DEFAUL	R	Default	1k8	540	П	C:\CADENC	INS200	145	<none></none>	R.Norm		RSMAX		0		45.51m		BTMAX	FLAT	0	BVMAX	RMAX	smr0805
30	R14	R.Normal	R14		DEFAUL	B	Default	10	615	Π	C:\CADENC	INS183	255	<none></none>	R.Norm		RSMAX		0		9.493m		BTMAX	FLAT	0	RVMAX	RMAX	smr0805
31	R15	R.Normal	R15		DEFAUL	R	Default	10	615	П	C:\CADENC	INS186	360	<none></none>	R.Norm		RSMAX		0		9.266m		BTMAX	FLAT	0	RVMAX	RMAX	smr0805
32	R16	R.Normal	R16		DEFAUL	R	Default	10	675	Π	C:\CADENC	INS297	360	<none></none>	R.Norm		RSMAX		0		0w		BTMAX	FLAT	0	RVMAX	BMAX	smr0805
33	B17	R.Normal	B17		DEFAUL	R	Default	300	775	Π	C:\CADENC	INS300	360	<none></none>	R.Norm		RSMAX		0		0w		RTMAX	FLAT	0	RVMAX	RMAX	smr0805

Рис.7. Таблица свойств всех компонентов на схеме

8. Найдем столбец PCB Footprint и добавим в него следующие значения (Табл.1). Можно выделять несколько ячеек и вставлять значение групповым способом через **Ctrl+V**.

RefDes	C1C6	C7	J1J3	Q1Q4	Q5Q6	R1	R2R13, R15, R16	R14
PCB Footprint	smc0805	smc1210	jumper2	to236ab	to252aa	resadj	smr0805	smr1206

Таблица 1. Значения, которые надо внести в свойства PCB Footprint

Затем **щелчок ЛКМ->ОК**, закрываем окно **Parts** окончательно, выделяем **Headphones.dsn** и нажимаем **File->Save**, сохраняя все изменения.

Проверка схемы на ошибки (Design Rule Checks)

После того, как мы завершили работу со схемой, рекомендуется выполнить проверку на ошибки (**DRC**) для того что бы на этом этапе отследить возникшие при работе ошибки. Чтобы запустить **DRC**, надо выполнить следующие шаги:

- В дереве проекта выделяем Headphone.dsn
- Tools->Design Rules Check
- В окне настроек можно оставить всё без изменений (Рис.8)
- Нажимаем ОК, запуская проверку

	De	esign Rules C	heck	
Design Rules Options	Electrical Rules	Physical Rules	ERC Matrix	
Scope		Mode		
Check entire des	lign	O Use oc	currences	
O Check selection		Use ins	tances (Preferred)	
Action				
Check design rul	es	Create D	RC markers for warnings	
O Delete existing D	RC markers	Preserve	waived DRC	
Ignore DRC Warning	gs:			
Design Rules				
Run Electrical	Rules			
Run Physical F	lules			
Report File:	View Output			
C:\USERS\BAM	MACDUCK\DESH	TOP\DEMOS\H	EADPI Browse	
			ОК Отмена Справи	ka

Рис.8. Настройка функции проверки ошибок на схеме

После непродолжительной проверки получаем файл **Headphone.drc** в папке **Outputs** в "дереве" проекта. Если ошибок нет, он будет иметь следующий вид (Рис.9).



Рис.9. Результат проверки на ошибки в схеме

Создание списка цепей (Netlist)

1. В дереве проекта выделяем Headpone.dsn

2. Выбираем **Tools->Create Netlist**, открывается окно настроек вывода списка цепей и создания проекта печатной платы.

			Cr	eate Ne	etlist				×
PCB Editor EDIF	200	NF	Layout	PSpice	SPICE	Verilog	VHDL	Other	
PCB Footprint Combined prop	erty string	:							
PCB Footprint									
Create PCB E	ditor Netli	st						Set	up
Uptions									
Netlist Files Di	rectory:	allegro							
View Outpu	ut								
Create or Up	odate PCB	Editor	Board (N	etrev)					
Options									
Input Board Fi	le:								
Output Board	File:	allegro	\HEADF	HONE.br	Ч				
Allow Etch	Removal	During	ECO	Allov	v User De	efined Pi	operty		
Ignore Fixe	ed Property	y							
Place Change	d Compor	nents:	۲	Always	O If S	ame	O Neve	r	
Board Laun	ching Opt 3oard in A	ion Ilegro F	CB Edito	r () Open B	Board in	APD		
Open E	Board in C open boa	adence ord file	siP	(Open B (This c	Board in Iption wi	OrCAD P(I not trans	CB Editor fer any	41
					OK		Отмена		Справка

Рис.10. Окно настройки вывода списка цепей

У нас по умолчанию отмечен пункт **Create PCB Editor Netlist**. Этот пункт отвечает за создание списка цепей, ниже можно указать папку, в которую он будет создаваться. Список цепей будет состоять из трех файлов:

PSTCHIP.DAT – содержит информацию о разновидностях компонентов, которые используются в схеме.

PSTXNET.DAT – файл соединений, называемый так же плоский (flat) или расширенный список цепей (expanded netlist), содержит в себе информацию о каждой цепи и каждом выводе, который к ней присоединен.

PSTXPRT.DAT – может упоминаться как расширенный список компонентов (expanded parts list), содержит информацию о каждом компоненте с указанием его позиционного обозначения и секции.

Полезно убедиться, что путь к конфигурационному файлу allegro.cfg указан корректно. Для этого надо нажать на кнопку Setup... и сравнить путь к файлу с видом <install_dir>\tools\capture\allegro.cfg, где <install_dir> - папка установки вашей программы.

3. Если вы захотите увидеть содержимое всех трех файлов после генерации, отметьте пункт View Output, либо просмотрите их с помощью текстовых редакторов, выполняя открытие через проводник.

4. Отметим пункт Create or Update PCB Editor Board (Netrev) для того, чтобы создать плату, в которую тут же будет подгружен список цепей. Затем в первой строке можно выбрать макет платы, который будет использоваться (либо это может быть плата, разведенная ранее, у которой изменилась схема), а во второй строке - месторасположение нового файла. Мы оставим первую строку пустой.

5. Затем выберем пункт **Open Board in OrCAD PCB Editor**, чтобы тут же открыть новую плату в редакторе топологии. И запустим генерацию нетлиста нажатием **OK**.

Отступление: Могут возникнуть ошибки при создании списка цепей, их описание можно просмотреть в файле **netlist.log**, который будет находиться в папке назначения.

Например, можно столкнуться со следующей проблемой: Pin number "0" found on Pin "B" of Package BC212AP/ZTX_3, Q1: SCHEMATIC1, PAGE1 (3.15, 3.35). Pin number should be greater than "0".

Это значит, что в наших символах транзисторов используются выводы с номером 0, а нумерация обязана начинаться минимум с единицы. Чтобы исправить это, поочередно выполним редактирование символов, которым необходима коррекция. Щелчок **ПКМ** на символе в схеме, затем **Edit Part**.

В открывшемся символе двойным щелчком **ЛКМ** на каждом выводе заходим в их свойства и меняем номера на единицу больше.



Рис.11. Изменение номера вывода транзистора

Сохраним изменения, закрыв окно символа и выбрав пункт **Update All**, что распространит изменения на все одинаковые символы в схеме.

	Save	Part Instance		×
Would you lik part instances	e to update only the pa s in the design?	rt instance being c	urrently edited, or all	
Update Current	Update All	Discard	Cancel	Help
Рис.12. Сохран	ение изменен	ий для всех	копий данно	го символа

Исправив ошибки, проведите генерацию списка цепей вновь.

В итоге в Allegro PCB Editor будет открыт файл топологии печатной платы Headphone.brd.



Рис.13. Редактор топологии печатных плат Allegro PCB Editor

Он имеет схожий вид с любыми другими САПР, сверху вы видите меню и панели инструментов, которые можно скрывать, либо настраивать вывод на них тех или иных кнопок. Внизу - командная строка, а под ней строка состояния: указан текущий слой и положение курсора. Справа три закладки: настройка видимости слоев Visibility, меню фильтров выделения и поиска Find, и меню опций текущей команды Options. Подробную информацию можно найти в инструкции через меню Help->Documentation Menu.

Настройки редактора топологии

Следующие шаги помогут выполнить базовые настройки редактора

- 1. Setup>Design Parameters, закладка Design
- 2. Заменим единицы измерения на Millimeter, размер листа на A3 и Left X, Lower Y на -50.
- 3. Перейдем в закладку Display и выполним настройки в соответствии с изображением ниже
- 4. Сохраним, нажатием ОК

📴 Design Para	ameter Editor 🛛 🗕 🗖 🗙
Design Para Display Design Text Shapes Route Mfg Applications Command parameters Size User units: Milimeter Size: A3 Accuracy: 2 Long name size: 255	Line lock Lock direction: 45 V Lock mode: Line V Minimum radius: 0.00 Fixed 45 Length: 0.64
Extents Left X: [-50.00] Lower Y: [-50.00] Width: [420.00] Height: [297.00] Move origin X: [0.00] Y: [0.00]	 ☐ Fixed radius: 0.64 ☑ Tangent Symbol Angle: 0.00 ♥ □ Mirror Default symbol height: 3.81
Drawing type Type: Drawing V	
Parameter description Determines the minimum radius allowed for an arc. The default is OK Cancel Apply	s O. Help
Parameter description Determines the minimum radius allowed for an arc. The default is OK Cancel Apply	s Q. Help

Рис. 14. Настройка единиц измерения - Millimeter, размера платы и координат центра(X, Y = -50)

- Comm	Design	Text	Shapes	Route	Mtg Applications					
Comm	nana parai Disolau	neters				- Enhanced display r	modes			
	Dishidà					Plated holes	noues			
	Connect	: point siz	e:	0.25		Backdrill holes				
	DRC ma	rker size:		1.00		Non-plated hol	es			
	Rat T (V	irtual pin	size:	1.00		✓ Padless holes				
	Max rbar	nd count		500		Connect points	5			
	Ratsnes	t geomet	ry:	Jogged	~	✓ Filled pads				
	Ratsnes	t points:		Closest e	ndpoint 🗸	Connect line er	ndcaps			
						Thermal pads				
						Bus rats				
	Display n	et names	(OpenGL	only)		Waived DRCs				
						Drill labels				
	🖌 Cline	s				 ✓ Design origin ☐ Diffpair driver pins 				
	🖌 Shap	es								
	Pins					Use secondary	v step models in 3D viewer			
						Grids				
						Grids on	Setup grids			
Param Displaj	neter desc ys a cross	ription shair at th	e drawing	origin.						
				. 1					- 1-	

Рис.15. Настройки вкладки Display для большего удобства работы

Создание границы платы

Граница платы (**board** или **design outline**) определяет физический край платы, эта информация может быть потом использована в механических САПР посредством экспорта через форматы IDF/IDX.

Выполним следующие шаги:

1. Shape->Rectangular (Также можно использовать круги или полигоны произвольной формы)

2. Используем настройки как на Рис.16, задав нужный слой для рисования – Class->Board Geometry,

Subclass-> Design Outline

Options	Find Vi	sibility	
Options	-		- 8
Active Cl	ass and Subcla:	38:	
Bo	ard Geometry	~	
	Design_Outlin	• •	
Shape	Fill		
Type:	Unfilled	~	
Defe	er performing dy	namic fill	
Assign r	net name:		
Dummy	Net	¥	
Shape gr	id: Current	grid 🗸	
Shape	Creation		
🖲 Draw	v Rectangle		
O Plac	e Rectangle		
W	/idth (W):	10.00	
	-:	10.00	

Рис.16. Настройки в окне Options для рисования прямоугольного контура

3. В командной строке введем **x 0 0**, после чего начнется рисование с начала координат, а затем **x 50 30**, чем мы закончим рисование прямоугольника размером 30 на 50 миллиметров

4. Нажмем ПКМ->Done или F6, чтобы выйти из текущей операции

5. Если вам понадобится удалить границу платы, выделим её нажатием **ЛКМ**, а затем **ПКМ->Delete**, или вызовем команду **Edit->Delete** и затем отметим границу (вы можете выбирать объект и затем выполнять над ним операцию, либо выбирать команду и затем объекты, которые должны быть обработаны этой командой)

6. Выберем Display->Zoom->Fit или нажмем F9, чтобы отобразить нашу плату целиком на экране



Рис.17. Отображение контура платы на экране после команды Zoom Fit

Если нужно, можно назначить другие цвета слоев, так называемых классов и подклассов:

7. Setup->Colors или Ctrl+F5, или соотв. кнопка на панели инструментов

8. Выбрать класс, например, **Geometry** и найти подкласс, например, **Design Outline**. Снизу в палитре отметьте необходимый цвет, а затем присвойте его нажатием на цветное окно около нужного объекта, затем нажмите **OK**, чтобы закрыть окно.

Добавление монтажных отверстий

Теперь, когда есть контур печатной платы, можно добавить крепежные отверстия для её крепления.

1. Откроем список имеющихся отверстий - Place->Mechanical Symbols

2. Нам понадобится разместить четыре одинаковых символа, для этого перейдем в закладку

Advanced Settings и отметим Disable напротив опции AutoNext

3. Вернемся обратно и выберем символ MTG125

龙	Placement	- • ×
Placement List Advanced Settings		
Mechanical symbols Mechanical symbols EUROS MILICIUS MILICIUS MIGISS MIGISS MULTIBUS		Selection filters Match: Quickview Quickview Image: Complex of Graphics Imag
Close Hide	Cancel	

Рис.18. Размещение механических символов - крепежных отверстий

4. Нажмем клавишу Hide внизу окна

5. После этого окно закроется, а выбранное отверстие будет готово к установке. Можно

располагать его, нажимая в нужных местах мышью, либо вводить координаты через командную строку. Попробуем второй вариант.

6. По очереди введем следующие команды, подтверждая каждую из них нажатием Enter

x 2.5 2.5

x 2.5 27.5

x 47.5 27.5

x 47.5 2.5

- 7. Щелчок **ПКМ->Done**, в итоге у нас в углах платы будут расставлены 4 отверстия
- 8. File->Save



Рис.19. Размещение отверстий на плате

Либо можно выполнять копирование одного поставленного на плату отверстия через Edit->Copy и выбор отверстия, либо вначале выбрав отверстие, а затем нажав **ПКМ->Copy**.

Размещение компонентов

Теперь самое время размещать на плате компоненты. Это можно сделать вручную, либо пользоваться автоматическим размещением. Наша плата имеет небольшое кол-во компонентов, поэтому вполне можно обойтись ручным размещением. Для этого также есть несколько вариантов, мы воспользуемся размещением по позиционному обозначению (**RefDes**)

1. Place->Components Manually...

В открывшемся окне приведены все неразмещенные на плате компоненты

7	Placement – 🗆 🗙
Placement List Advanced Settings	
Components by refdes	Selection filters Match: Property: Value
	O Room: Image: Constraint of the second
↓ Q2 ↓ Q3 ↓ Q4 ↓ Q5 ↓ Q6 ↓ R1 ↓ R3 ↓ R5 ↓ R6 ↓ R7	Quickview

Рис.20. Размещение компонентов на плате – выбор из списка

2. Отметим компонент, который хотим разместить, флажком рядом с его именем. Либо отметим сразу все, выбрав в дереве папку **Components by refdes**

3. Выбираем кнопку **Hide** внизу окна и переходим к размещению компонента, при необходимости можно выполнить щелчок **ПКМ->Rotate** чтобы повернуть компонент. Во время поворота можно менять его параметры в закладке Options в правой части экрана

Incremental			
90.00	~		
Sym origin			
	Incremental 90.00 Sym origin	Incremental 90.00 V Sym origin	Incremental 90.00 v Sym origin

Рис.21. Изменение угла поворота компонентов на вкладке Options

4. Понадобится одно нажатие **ЛКМ** для выбора угла поворота и одно для установки компонента в выбранное место. Также можно вводить координаты компонентов в командную строку, как мы это делали с крепежными отверстиями. Если бы у нас был импортирован файл с размещением компонентов в виде перекрестий в местах установки, то мы могли бы использовать при размещении опцию привязки к пересечению **ПКМ->Snap Pick to->Intersection**. Чтобы выполнить размещение на нижней стороне платы, выполняйте команду **ПКМ->Mirror** во время размещения

5. Используя все описанные инструменты, поместим компоненты на плате. Пример размещения указан на Рис.22



Рис.22. Пример размещения компонентов на плате

6. Настройка сетки для размещения компонентов и проводников выполняется через **Setup->Grids...**, сетка для размещения - это сетка для **Non-etch** слоёв, которые не выполняются травлением

7		Define Grid – 🗆 🗙
🗌 Grids On		
Layer		Offset / Spacing
Non-Etch	Spacing:	х: 0.25
	0%	y: 0.25
	Unset:	x: [0.00 9: [0.00
All Etch	Spacing:	x: 0.1 v: 0.1
	Offset:	x y
ТОР	Spacing:	x: 0.10
	Offset:	y: 0.10
BOTTOM	Spacing	× [010
borrom	opacing.	y: 0.10
	Offset:	x: 0.00 y: 0.00
ОК		Help

Рис.23. Настройка сетки для размещения и сетки для трассировки

В будущем, если вам понадобится найти какой-либо компонент на плате, воспользуйтесь панелью Find в правой части экрана. Там следует выбрать в разделе Find By Name интересующий вас тип объекта, например, компоненты - Symbol (or Pin), затем нажать more... и в открывшемся меню выделить искомые объекты, переносом их в правое окно, затем нажать Apply, и программа выполнит их подсветку и укажет расположение. Точно так же можно выполнить поиск цепей. Также помогает ориентироваться «горячая» связь между схемой и топологией: выделив компонент на схеме, можно увидеть его расположение в топологии.

Проверка на ошибки (design rule checking)

В редакторе печатных плат проверка на ошибки может выполняться онлайн или по запуску соответствующей команды. По умолчанию она выполняется онлайн, и когда в процессе работы нарушаются те или иные правила, тут же возникают маркеры об ошибках следующего вида:



Рис.24. Индикация ошибок с помощью маркеров

Включение/выключение такой проверки выполняется через Setup->More->Enable On-Line DRC.

Задание правил проектирования (Constraints)

Указать основные зазоры и физические ограничения для нашей платы можно, зайдя в **Setup->Constraints**. Откроется окно с подробными настройками, для нашего примера мы все из них оставим по умолчанию, пока лишь изменим используемую ширину линий.

Для этого выполним:

- 1. Выделим раздел физических (Physical) ограничений
- 2. Перейдем в нем в закладку наборов правил Physical Constraint Set, All layers
- 3. Поменяем значение min line width в строке Default с 0.127 на 0.5

F Electrical			Objects	Deferenced	Lii	ne Width
+f+ Physical			objecta	Physical CSet	Min	Max
Physical Constraint Set	Туре	S	Name		mm	mm
All Layers	*	*	ż	*	*	*
🖃 🛅 Net	Dsn		- HEADPHONE	DEFAULT	0.50	0.00
All Layers	PCS		DEFAULT		0.50	0.00
Region						
All Layers						

Рис.25. Задание правил и ограничений

4. Теперь, если мы перейдем в закладку **Net** и развернем там список цепей, нажав на «+» в строке **XNets/Nets**, то увидим, что новое правило сработало для всех цепей, которые используют набор **Default**.

Electrical			Objects		Lin	e Width	Т
+ Physical			Objects	Physical C Set	Min	Max	
Physical Constraint Set	Туре	S	Name	- Inysical coor	mm	mm	
All Layers	*	* :		*	*	*	
Net	Dsn	i le	HEADPHONE	DEFAULT	0.50	0.00	\propto
All Lavers	ОТур	Í	 XNets/Nets 				
Region	Net		IN	DEFAULT	0.50	0.00	
	Net	П	MID	DEFAULT	0.50	0.00	
All Layers	Net		N00447	DEFAULT	0.50	0.00	
	Net		N00453	DEFAULT	0.50	0.00	
	Net		N00461	DEFAULT	0.50	0.00	
	Net		N00469	DEFAULT	0.50	0.00	
	Net		N01029	DEFAULT	0.50	0.00	
	Net	П	N01067	DEFAULT	0.50	0.00	
	Net		N01189	DEFAULT	0.50	0.00	
	Net		N01239	DEFAULT	0.50	0.00	
	Net		N01250	DEFAULT	0.50	0.00	
	Net		N01787	DEFAULT	0.50	0.00	
	Net		N01890	DEFAULT	0.50	0.00	
	Net		N01898	DEFAULT	0.50	0.00	
	Net		N02024	DEFAULT	0.50	0.00	
	Net		N03070	DEFAULT	0.50	0.00	
	Net		N009892	DEFAULT	0.50	0.00	_
	Net		OUT	DEFAULT	0.50	0.00	
	Net		VPP	DEFAULT	0.50	0.00	
	Net	П	0	DEFAULT	0.50	0.00	

Рис.26. Распространение набора правил (Physical CSet) DEFAULT на все цепи

Редактор ограничений предоставляет множество возможностей для управления правилами, поэтому рекомендуем обратиться к обучающим видео на нашем YouTube-канале для его освоения.

Трассировка

После размещения компонентов и задания правил можно приступать к трассировке. В Allegro можно пользоваться как ручной трассировкой, так и автоматической. Обычно критические цепи разводятся первых вариантом, затем они фиксируются и трассируются автоматом все остальные, но всё зависит от предпочтения пользователя.

Ручная трассировка

Маршрут ручной трассировки имеет приблизительно следующий вид:

- Задание границы платы, используемых переходных отверстий и сеток
- Заливка полигонами земли и питания
- Выполнение fanout коротких соединений контактных площадок

с переходными отверстиями. Проверка их подключения с полигонами питания

- Трассировка остальных цепей, используя ручные инструменты
- Оптимизация проложенных проводников
- Проверка на ошибки

Выберем Display->AssignColors и выберем цвет для цепи VPP в окне Options справа. Затем перейдем в закладку Find и переключим на поиск цепей (Net) в разделе Find By Name, нажмем More... и перенесем в правое окно цепь VPP. После нажатия Apply все площадки и связи, принадлежащие этой цепи, должны окраситься в выбранный цвет. Так же можно перекрасить, не прерывая выполнения команды, остальные цепи, которые мы захотим выделить.

После этого выполним команду **Route->Connect** (можно вызвать нажатием **F3** или на иконку укажем необходимые параметры проводников в панели Options справа и выполним трассировку отмеченных цепей.

O-K	1 IIIU	V 151	onity				-	
Uptions			_				•	
П Т	ор		v	Act				
🔲 🗖 В	ottom		v	Alt	~			
Noa	vailable	via	¥	Via				
Net	Nul	Net						
Line leeks	1		45					
LINE IOCK:	Line	~	43	, ,	-			
Miter:	1x w	idth 🗸	Mi	in '	-			
Line width	0.50				~			
Bubble:	Sho	ve prefe	errec	ł ·	-			
Sho	ve vias:	Off		,	-			
v 0	iridless							
v (lip dang	ling clin	es					
Smo	oth:	Minim	al		-			
🖌 Snap t	o conne	t point						
Replac	e etch							

Рис.27. Окно задания опций для трассировки

Нам не обойтись без переходных отверстий, их можно выбрать в редакторе ограничений (**Constraint Manager - CM**). Вернемся в нем в закладку **Physical** и найдем столбец **Via**, выполним нажатие **ЛКМ** в ячейке для набора **Default**, откроется окно выбора переходных отверстий (Рис.28).

Electrical				Nec	k			Differential Pai	r		
+ Physical		Objects		Min Width	Max Length	Min Line Spaci	Primary Gap	Neck Gap	(+)Tolerance	(-)Tolerance	Vias
Physical Constraint Set	Туре	S N	ame	mm	mm	mm	mm	mm	mm	mm	
All Layers		* *		*		*	*	*	*	*	*
🖃 🛅 Net	Dsn	- HEADPH	IONE	0.13	0.00	0.00	0.00	0.00	0.00	0.00	VIA60_30
All Layers	PCS	🛨 DEFAU	ULT	0.13	0.00	0.00	0.00	0.00	0.00	0.00	VIA60_30
😑 🛅 Region											
All Layers							Edit Via L	ist			×
			Select a via fro	om the library or the	e database:		Via list:				
			Name 🛆	Start	End	^	Name	Start End			Remove
			VIA	TOP	TOP		UIA60_30	TOP BOTTON	1		
			VIA_FC	TOP	BOTTOM						Up
			VIA_FCD	BOTTO	M BOTTOM						Down
			VIA_FCU	TOP	TOP						
			VIA_WBD	IOP DOPTO	TOP						OK
				BOILO	BOTTOM						
			VIA20	10P	BOTTOM						Cancel
			VTA 100 (150 TOP	BOTTOM						
			H		0077011	~					нер
			Filter								Purge
			Show vias	from the library							
			Show vias	from the database							
			Filter by nam	e: VIA							
Spacing			Or enter a via	name:			L				
🖾 Same Net Spacing											
Properties						Add		Vie	wer Options	Undock Viewer	Hide Viewer

Рис.28. Выбор подходящего типа переходных отверстий для трассировки

Слева будут отверстия, доступные из библиотек Allegro, справа – используемые в проекте как переходные отверстия. Найдем что-нибудь подходящее, задав фильтр буквами VIA, а затем перенеся двойным нажатием **ЛКМ** пад-стек в окно справа. Нажмем **ОК** и выйдем из **СМ**. Теперь при трассировке, при двойном нажатии **ЛКМ** или при выполнении команды **ПКМ->Add Via,** будет происходить постановка переходного отверстия. Если у вас несколько доступных вариантов, то можно будет переключаться между ними в окне **Options**. После трассировки и перестановки некоторых компонентов, мы получили следующий результат (Рис.29).



Рис.29. Результат предварительной трассировки.

Добавление полигонов

Мы проложили единичные проводники, теперь добавим полигоны питания и «земли». Для этих цепей лучше использовать полигоны, так как это, например, позволяет уменьшить плотность тока и даёт экранирующий эффект.

Для создания контура полигона можно использовать в качестве основы геометрию края платы. Это особенно удобно, когда плата имеет сложную форму. Для этого активируем команду **Shape->Copy Shape**, обратим внимания на панель **Options**, там нужно указать в каком слое будет находиться новый полигон, отметим так же пункт **Create dynamic shape** и выберем **Contract** с расстоянием **0.5**. Последнее означает, что новый полигон будет «ужат» на 0.5 мм со всех сторон от исходного. После этого выполним щелчок **ЛКМ** на границе платы. Должен появиться полигон следующего вида (Рис.31)

Options	Find	Visibility	
Options			
Copy to Cla	ass/Subc	lass:	
FTCH			~
DOTTO			
BUTTC	IM		~
Shape O	ptions		
Create	e dynamic	shape	
Codv:			
] Voids		
	Netnam	e	
Size:			
۲) Contrac	:t	
C) Expand		
Offeet	0.50		
CHINEL.			

Рис.30. Опции для копирования полигона в новый слой с уменьшением размеров



Рис.31. Результат – создан полигон в слое ВОТТОМ

Теперь осталось назначить полигону цепь. Перейдем в режим редактирования полигонов, нажатием на кнопку ы панели инструментов, либо нажав на название текущего режима в строке состояния в самом низу страницы и выбрав там **Shape Edit**. Выделим полигон нажатием **ЛКМ**, затем откроем меню нажатием на нем **ПКМ**, в котором найдем команду **Assign Net**. Активируем её, и в её настройках, нажав на многоточие, найдем и выберем цепь «земли» - «**0**». Нажатием **ПКМ**->**Done** завершим команду.

Теперь в ручном режиме нарисуем полигон цепи **VPP**, для этого выполним **Shape->Polygon** и вновь обратимся к настройкам команды

opuons [Find	Visibility	
Options -			
Active Clas	s and Sub	oclass:	
Etch	5		~
	lottom		~
Shape Fil			
Type:	Dynamic (copper	~
Type:	Dynamic (performing	copper) dynamic f	ill
Type: Defer (Assign ne	Dynamic (performing t name:	copper) dynamic f	v ill
Type: Defer p Assign ne Vpp	Dynamic (performing t name:	copper) dynamic f	
Type: Defer p Assign ne Vpp Shape grid:	Dynamic (performing t name: Curr	copper) dynamic f , v ent grid	
Type:	Dynamic o performing t name: Curr Type	copper) dynamic f , ent grid	
Type: Defer p Assign ne Vpp Ghape grid: Segment Type:	Dynamic o performing t name: Curr Type Line	copper) dynamic f ent grid 2 45	
Type: Defer p Assign ne Vpp Ghape grid: Segment Type: Angle:	Dynamic o performing t name: Curr Type Line 0.00	copper) dynamic f ent grid 2 45	

Рис.32. Настройки команды создания полигона

После того, как вы настроите всё соответствующим образом, начнем рисовать полигон, он в итоге должен покрывать все переходные отверстия и контактные площадки цепи VPP. После его завершения, может получиться так, что он не будет заполнен медью, так как в том месте уже есть полигон «земли». Тогда, выделив полигон питания, выполним **ПKM->Raise Shape Priority**. После этого его приоритет будет увеличен, и полигон будет заполнен в первую очередь. Для того что бы настроить параметры связи полигонов с площадками, нужно перейти в **Shape->Global Dynamic Parameters...** Там на закладке **Thermal relief connections** можно выбрать вид контакта для сквозных и планарных контактных площадок или переходных отверстий, указать минимальное и максимальное количество перемычек и их ширину. В итоге, нижний слой платы приобретет приблизительно следующий вид (Рис.33).



Рис.33. Вид слоя Bottom после создания полигонов

Видно, что полигон «земли» оказался разбит на две части, для их лучшей связи можно, уже рассмотренными инструментами, создать дублирующий полигон на верхнем слое и связать их дополнительными переходными отверстиями. Отверстия можно ставить, используя команду Connect, либо копирую имеющиеся, выбрав одно и нажав на нем **ПКМ->Сору**.



Рис.36. Итоговая топология слоев Тор и Bottom

Проверка и отчеты по топологии

Когда все цепи разведены, можно выполнять проверку и формировать отчеты.

1. Check->Design Status...

Вы увидите краткую информацию о вашем проекте, зеленые флаги покажут вам, что ошибок нет, а, найдя красные или желтые, можно нажать на них и увидеть в чём их причина.

atus				
Symb	ols and nets			
	Unplaced symbols:		0/33	0%
	Unrouted nets:		0/20	0%
	Unrouted connections:		0/53	0%
Shap	es			
	Isolated shapes:		0	
	Unassigned shapes:		0	
	Out of date shapes:		0/3	Update to Smooth
Dyna	amic fill:	 Smooth 	OR	ough 🔿 Disabled
DRCs	and Backdrills			
	DRC errors: Up To Da	ate	0	Update DRC
	Shorting errors:		0	 On-line DRC
	Waived DRC errors:		0	
	Waived shorting e	rrors:	0	
	Out of date backdrills			Update Backdrill
Statis	tics			
Last	saved by:	Bam M	acDuck	
Editi	ng time:	13 hours 48	minutes	Reset
			-	

Рис.37. Окно отображения статуса проекта

Кнопки Update to Smooth и Update DRC обновляют полигоны и информацию об ошибках.

2. Export>Quick Reports>Summary Drawing Report

Как пример, этой командой мы создадим общий отчёт о графических объектах на плате.

3. Export->Reports

Отроется еще один список отчётов. Перенеся название **Component Report** в нижнее окно двойным нажатием, а затем, нажав **Generate Reports**, мы получим отчет о положении, названии и номиналах всех компонентов.

Есть множество вариантов отчетов и возможность их настройки, об этом более подробно можно узнать из других учебных материалов.

Постобработка

Здесь мы приведем некоторые общие инструменты, которые могут понадобиться после завершения работы с топологией.

Переименование компонентов вручную

Используя меню Setup->Colors, погасим отображение всего, кроме следующих слоев: Geometry\Design_Outline, Geometry\Assembly_Top, RefDes\Assembly_Top и Pin\Top. Активируем команду Edit->Text и выберем позиционное обозначение, которое хотим изменить. Его значение появится в командной строке, и там же его можно будет переписать, а затем нажать Enter для подтверждения. Если вы попробуете изменить позиционное обозначение на уже существующее, то произойдет его замена также и у другого компонента. Например, имея на плате резистор R6, мы попробуем поменять название R5 на R6, тогда первоначальный R6 автоматически станет R5.

Переименование компонентов автоматически

Обычно принято пронумеровывать компоненты исходя из их положения на схеме, но если в этом отношении вас ничего не ограничивает, можно пронумеровать их в зависимости от положения на плате. Для этого выполним команду Manufacture->Auto Rename Refdes->Rename.

P	Rename RefDes 🛛 🗕 🗖 🗙
4	Grid Specification
	O User defined grid
	● Use default grid
	✓ Rename all components
	Attach property, components
	More
F	Rename Close Cancel Help

Рис.38. Авто-переименование компонентов

Выберем Use default grid, а затем перейдем по кнопке More...

Laver Options		Beference Designator Format	
Layer:	вотн	RefDes Prefix:	×
Starting Layer:	Top Layer 🗸	Top Layer Identifier:	
Component Origin:	Body Center 🗸	Bottom Layer Identifier:	
		Skip Character(s):	IOQ
Directions for Top Layer		Renaming Method:	Sequential 🗸
First Direction:	Horizontal 🗸	Preserve current prefixes	
Ordering:		Seguential Renaming	
Left to Right V	then Downwards V	Refdes Digits: 1	
		Grid Based Renaming	
Directions for Bottom Lay	ver	1st Direction Designation:	
First Direction:	Horizontal 🗸		
Ordering:	u Daumurati	2nd Direction Designation:	
	then Downwards V	Suffix:	
Church	el Report		Holp

Рис.39. Окно настройки автоматического переименования компонентов на плате

В открывшемся окне настроек можно выбрать, на каких слоях, и в каком порядке проводить перенумерацию. Можно добавить префикс, отдельный для компонентов на верхнем или нижнем слое, либо оставить без них, как мы и сделаем. Так же отметим пункт **Preserve Current Prefixes**, сохранив текущие буквенные обозначения. Нажмем **Close**, сохранив изменения, и запустим процедуру нажатием **Rename** в предыдущем окне. Редактор плат выполнит её, статус можно будет увидеть в командной строке, а результат на плате.

Обратная аннотация

При работе с печатной платой могут быть выполнены различные изменения, которые необходимо учесть в электрической схеме. Это может быть, например, перенумерация компонентов или свапирование выводов. Что бы синхронизировать после этого схему с платой, нужно выполнить обратную аннотацию. Для этого в OrCAD Capture выделим в «дереве» проекта его название **headphone.dsn**, затем перейдем в **Tools->Back annotate**, откроется окно с настройками

Backannotate	×
PCB Editor Layout	
Generate Feedback Files Setup PCB Editor Board File: C:\Users\Bam MacDuck\Desktop\C	
Netlist Directory: C:\USERS\BAM MACDUCK\DESKTOP\DE Output File: allegro\HEADPHONE.swp	
Back Annotation ✓ Update Schematic ✓ View Output (.SWP) File	
ОК Отмена Справк	a

Рис.40. Окно обратной аннотации в OrCAD Capture

Выберем закладку PCB Editor и отметим пункт Generate Feedback Files, если это еще не сделано. Не забудьте убедиться, что указан верный файл конфигурации allegro.cfg, он должен находиться по адресу <папка установки программы> \tools\capture\allegro.cfg. Также укажите правильный путь для расположения новых файлов списков цепей.

Помимо всего будет создан swp-файл, в котором будут перечислены изменения, сделанные в топологии и необходимые к аннотации в схему. Для него также нужно указать расположение. Больше информации о нем можно прочитать в OrCAD Capture User Guide. В нашем примере он будет называться **headphone.swp** и находиться в папке **headphone\allegro**.

Выделим, если еще этого не сделано, пункт **Update Schematic** для того, чтобы в наш проект был выполнен перенос информации из swp-файла с помощью обратной аннотации. Если мы хотим увидеть содержимое swp-файла после его генерации, отметим пункт **View Output**. После нажатия на **OK**, программа спросит нас о сохранении проекта перед проведением аннотации - соглашаемся. OrCAD Capture создаст новые файлы списков цепей (**PSTCHIP.DAT**, **PSTXPRT.DAT**, **PSTXNET.DAT**) и swp-файл. Он будет открыт в отдельном окне, а в схему будут внесены перечисленные изменения.

Прямая аннотация

С тем же успехом можно вносить изменения, сделанные в схеме, в готовую или частично выполненную топологию. Для этого в «дереве» проекта выделим основной файл **headphone.dsn** и перейдем в **Tools->Create Netlist**, откроется окно следующего вида

	Create Netlist					×			
PCB Editor	EDIF 200	INF	Layout	PSpice	SPICE	Verilog	VHDL	Other	
PCB Footp Combined PCB Footp	rint property strin print	ng:							
Create P(Options	CB Editor Ne	tlist						Se	tup
Netlist File	Netlist Files Directory: \DESKTOP\DEMOS\HEADPHONE\ALLEGRO								
✓ Create of Options Input Boa	or Update PC rd File:	CB Edito	r Board (N ktop\Derr	letrev) nos\Headj	ohone\all	egro\HE4	DPHON	IE.brd	
Output Bo	Output Board File: \Desktop\Demos\Headphone\allegro\HEADPHONE.brd								
Allow Etch Removal During ECO Allow User Defined Property									
Place Changed Components: Always If Same Never Board Launching Option Open Board in Allegro PCB Editor Open Board in Cadence SiP Do not open board file Open Board in OrCAD PCB Editor (This option will not transfer any high-speed properties to the board) 									
					OK		Отмена		Справка

Рис.41. Окно генерации нетлиста для внесения изменений в плату

Отмечаем пункт Create or Update PCB Editor Board (Netrev), в его опциях в первой строке - Input Board File, указываем входной файл текущей топологии, а во второй - Output Board File, указываем выходной, это может быть тот же самый файл. Нажимаем OK, будет созданы новые файлы списков цепей и открыта топология с внесенными изменениями. После множественных изменений бывает такое, что, когда мы указываем один и тот же файл как входной и выходной, изменения не загружаются в плату, в таком случае стоит использовать более длинный путь. Для начала сгенерировать только файлы списков цепей, а затем загрузить их в PCB Designer, через команду File->Import->Logic в нём.

Branding: Design_Entry_CIS		Import Cadence
Import logic type	Place changed component	
 Design entry HDL 	Always	Viewlog
Design entry CIS (Capture)	◯ Never	Close
	 If same symbol 	
	 Unconditional 	Cancel
HDL Constraint Manager Enabled	Flow options	Help
Import changes only		
Show constraint difference re	port	
Allow etch removal during ECO		
Ignore FIXED property		
	Design Compare	
Create user-defined properties	b coigh compare	
	Design Compare	

Рис. 42. Окно загрузки списка цепей в редакторе Allegro PCB Editor

«Горячая» связь между схемой и платой

OrCAD Capture и Allegro PCB Designer тесно связаны между собой, что позволяет в реальном времени следить за взаимным расположением и группировкой компонентов. Выделяя компоненты в одной программе, вы тут же видите их во второй. Обычно это связь работает по умолчанию, а если нет, то необходимо сделать следующее:

- 1. В редакторе OrCAD Capture выделим файл проекта headphone.dsn
- 2. Перейдем в **Options->Preferences**
- 3. Выберем закладку Miscellaneous
- 4. Найдем и отметим пункт Enable Intertool Communication
- 5. Щелчок ЛКМ на ОК
- 6. Убедитесь, что в топологию загружена последняя версия списка цепей

После этого, например, выделив конденсатор на схеме, мы увидим его подсветку и в топологии.



Рис. 43. Динамическая связь между схемой и топологией

Аналогично и в топологии, выполнив щелчок **ПКМ->Highlight** на нужном компоненте, и выбрав любой вид подсветки, вы получите его выделение на схеме. Если же нам нужно погасить все выделенные компоненты, выберем **Display->Dehighlight** и в настройках команды справа в окне нажмем кнопку **All.**

Deh	ighlight all	
	Nets	
	Symbols	
	Functions	
	Pins	
	All	

Рис.44. Сброс подсветки всех выделенных компонентов в PCB Editor

Создание выходных файлов

Последние задачей при разработке печатной платы является создание файлов для передачи заводу изготовителю печатных плат, отделу комплектации и монтажному участку. Для этого могут понадобиться Gerber-файлы с информацией о рисунке слоев, файлы сверловки формата Excellon NC, DXF-файлы для создания чертежей, файлы формата IPC2581, ODB++ или файлы для печати на принтере. Всё это можно найти в закладке меню **Export**.

Перед созданием выходных файлов стоит лишний раз убедиться, что в плате нет ошибок. Генерация герберов:

1. Выполним Export->Gerber Parameters

P	Artwork Control Form	1 – – ×		
Film Control General Parameters]			
Device type Gerber 6x00 Gerber 4x00 Gerber RS274X	Error action	Film size limits Max X: 24.00000 Max Y: 16.00000		
O Barco DPF MDA	Format Integer places: 5 Decimal places: 5	Suppress		
Output units				
 Millimeters 	Not applicable			
Coordinate type Not applicable	Global film filename affixes Prefix: Suffix:			
Continue with undefined aper	Scale fa tures	ctor for output: 1.0000		
OK Cancel	Apertures Viewlog	g Help		

Рис.45. Окно параметров для вывода файлов Gerber для производства

2. Выберем формат Gerber RS274X, наиболее часто используемый сейчас при производстве

3. Выберем по пять знаков до и после запятой в координатах объектов, Integer places и Decimal places

4. Можно указать дополнительный текст, который будет добавляться к названию файлов Gerber в начале и конце, **Prefix** и **Suffix.** Например, название проекта.

- 5. Пункты Leading и Trailing zeroes отбрасывают при генерации незначащие нули до и после запятой, нужно стараться сохранять один вид этих настроек для всех выходных файлов, чтобы не возникало сбоев.
- 6. Убедимся, что единицы измерения миллиметры, и сохраним изменения ОК
- 7. Перейдем в Setup->Colors, погасим все слои, нажав Off в Global Visibility
- 8. В закладке Stack-up отобразим слой Soldermask_Top для Pin
- 9. В закладке Geometry отобразим все слои Soldermask_Top
- 10. Перейдем в Export->Gerber, в окне со списком файлов нажмем правой кнопкой на одном из них и выберем Add, добавив новый, назовем его SM_TOP. Тем самым мы создали гербер с информацией о защитной плёнке на верхней стороне. Если мы раскроем список слоёв, которые пойдут в этот файл, то увидим только те, которые отображены сейчас на экране.
- 11. Повторим эти шаги для того, чтобы создать гербер SP_TOP с информацией о паяльной пасте на верхней стороне.

Для этого используем слои Pastemask_Top/Pin, Package Geometry/Pastemask_Top

- 12. Также не забудем слой **BRD** с границей платы, **Board Geometry/Design_Outline**. Для него справа укажем параметр **Undefined line width** равный **0.1 мм,** потому что граница задана полигоном с нулевой шириной линии, и иначе она будет проигнорирована при выводе
- 13. В итоге выберем все гербер-файлы, нажав Select All, и создадим их нажатием на Create Artwork



Рис.46. Окно вывода файлов Gerber с подготовленными группами слоев

При возможности, можно посмотреть созданные гербера в программе CAM350 или аналогичной. Они будут иметь следующий вид (Рис.47). Также вы можете посмотреть созданные файлы в самом редакторе Allegro PCB Editor, втянув их командой **File->Import->Artwork** в специально созданные для этого новые слои в классе **Manufacturing** (см. описание ниже).



Рис.47. Просмотр выведенных файлов Gerber в сторонних программах

Вывод информации об отверстиях

Для начала, создадим в файле топологии перечень используемых отверстий (**Drill Legend**). Отобразим на экране всё информацию, имеющуюся в проекте (Закладка **Visibily->Global Visibility->ON**). Меню **Manufacture->Create Drill Table**, ничего не меняя, нажмем **OK** и поместим таблицу на экране щелчком **ЛКМ (Рис.48)**

DRILL CHART: TOP to BOTTOM						
ALL UNITS ARE IN MILLIMETERS						
FIGURE	FINISHED_SIZE	PLATED	QTY			
٥	0.3	PLATED	27			
٥	0.91	PLATED	9			
Х	3.18	NON-PLATED	4			

Рис.48. Таблица с типами отверстий

Теперь создадим файл сверловки. Перейдем в меню **Export->NC Drill**. В открывшемся окне и в окне по нажатию кнопки **NC Parameters** настроим всё следующим образом, соответствующим настройкам для вывода гербер-файлов.

		P	NC Parameters -		
		Parameter file: Output file:	ter file:ncparam.txt		
		Leader: Code:	12 • ASCII O EIA	<u>`</u>	
		 Automatically cr 	reate drill ncroutebits_auto		
NC Drill	- 🗆 🗙	Excellon format:			
Root file name: Headphone/HEADPHONE.drl Scale factor:	Drill NC Parameters Close Cancel View Log Help	Format: Offset X: Coordinates: Output units: I Leading zero su Trailing zero sup Equal coordinat I Equal coordinat	5 . 5 0.00 Y: 0.00 • Absolute Incremental • English • Metric uppression ppression te suppression ellon format		
		Close	Cancel	Help	

Рис.49. Настройка вывода файлов сверловки

В итоге, после закрытия окна **NC Parameters** и нажатия кнопки **Drill** мы получим файл с координатами и параметрами отверстий.

Для проверки, мы его добавили к ранее созданным герберам в сторонней программе



Рис.50. Просмотр файлов Gerber и Drill в сторонней программе

Всё совпало, вывод закончен успешно.

Также просмотр можно выполнить средствами Cadence, для этого создадим новый файл платы File->New, тип Board, название, например Artwork. Перейдем в меню Setup->More->Subclasses. В нем зайдем в класс Manufacturing и добавим новый подкласс Artwork



Рис.51. Добавление нового подкласса (слоя)

Согласимся со всем, нажав **OK**, а затем выполним импорт гербер-файла, **Import->More->Artwork**. Укажем класс **Manufacturing** и подкласс **Artwork**, нажав «…», найдем любой из созданных гербер-файлов, выберем его и нажмем кнопку **Load file**. У нас появится контур будущего объекта, поставим его на любое место. Эту последовательность можно выполнить для всех файлов, которые вы хотите просмотреть.

На этом знакомство с маршрутом проектирования Cadence Allegro и OrCAD можно считать законченным. Мы создали схему, промоделировали ее, создали печатную плату и вывели файлы для производства. Более подробную информацию по функциям САПР можно получить на сайте <u>www.pcbsoft.ru</u>.