

Анализ падения напряжений питания в печатной плате в пакете Cadence Sigrity. Часть 2

Статья описывает методы анализа качества трассировки печатной платы — с точки зрения проектирования системы питания по постоянному току и с помощью моделирования платы в популярной программе Sigrity.

Антон Супонин

suponin@pcbsoft.ru

Действия для подготовки проекта к моделированию

Порядок первичных действий над проектом:

- Правильно классифицировать цепи по классам.
- Выключить все цепи и включить только необходимые для исследования.
- Назначить парные цепи земли и питания.

Затем можно переходить к редактированию стека проекта.

Для того чтобы попасть в окно редактирования стека, необходимо выбрать пункт **Initial Setup** → **Check Stackup** (рис. 1).

После этого пользователь попадает в меню, где он может отредактировать различные параметры стека исследуемого проекта (рис. 2).

На рис. 2 представлена только часть окна для редактирования стека проекта. Несущественные поля, находящиеся в правой части окна, намеренно скрыты из рассмотрения.

Если проект платы/подложки разработан в САПР Cadence, то все толщины материалов будут транслированы так, как они были заданы в проекте ПП.

Если была использована другая САПР, то из-за большого количества старых версий различных пакетов соответствие стека платы реальной ситуации не гарантируется и все толщины материалов необходимо проверять самостоятельно.

Сначала нужно поговорить о библиотеке материалов, которой инженер будет пользоваться при редактировании стека (рис. 3).

Файл библиотеки материалов хранится в папке — ее пользователь может выставить самостоятельно (рис. 4).

В файле, используемом по умолчанию, уже содержится некоторое количество материалов. Все записи материалов рассортированы по названию. Сортировки по типу материалов нет. Разделение материалов по типу происходит при заполнении тех или иных вкладок в правом верхнем углу окна. Если материал предполагается использовать при моделировании тепла, то следует заполнить вкладку **Thermal** (рис. 5, 6).

Для того чтобы создать новый материал в библиотеке, необходимо кликнуть ЛКМ на значок, показанный на рис. 7, и ввести название нового материала.

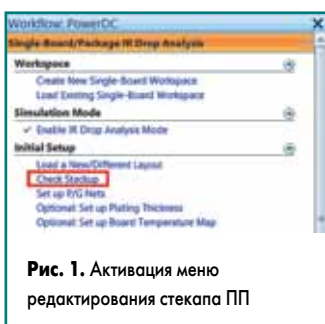


Рис. 1. Активация меню редактирования стека ПП

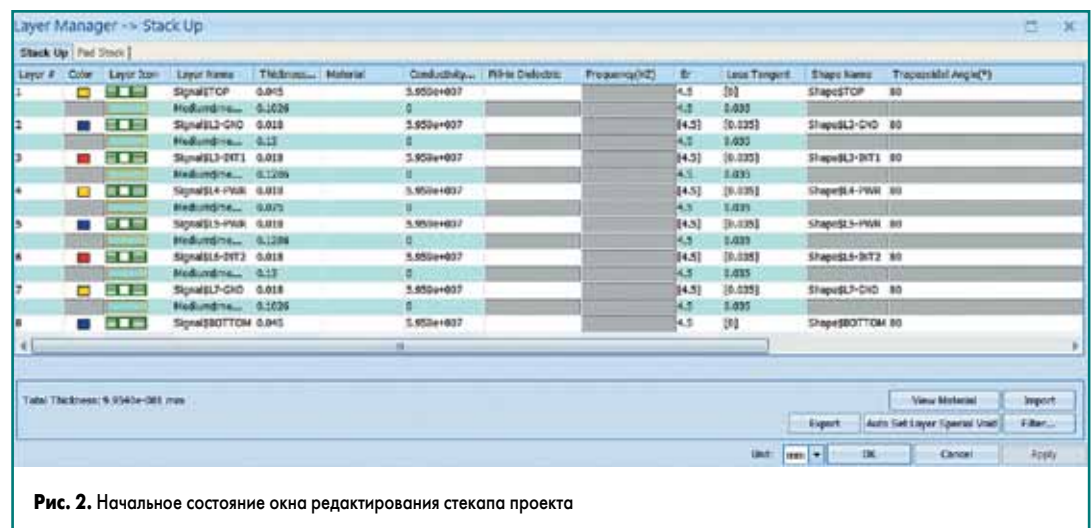


Рис. 2. Начальное состояние окна редактирования стека проекта

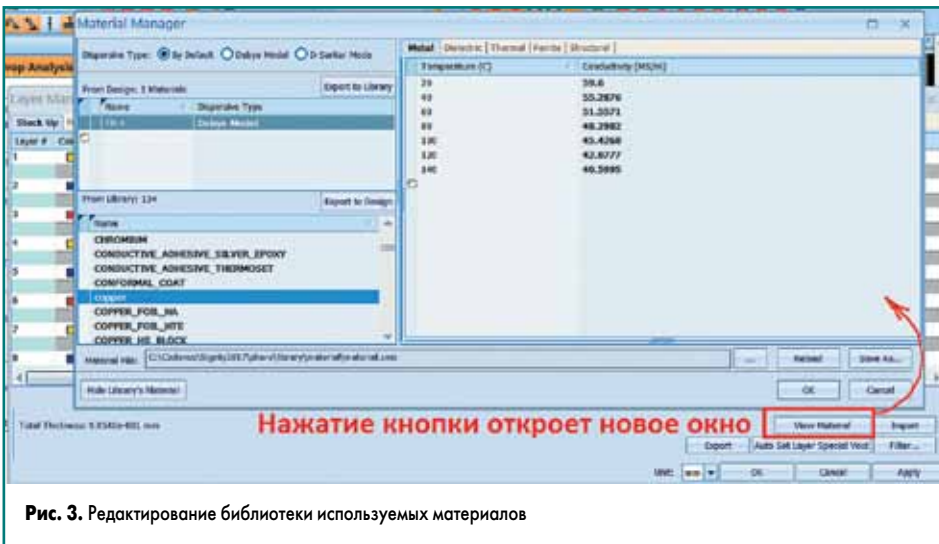


Рис. 3. Редактирование библиотеки используемых материалов

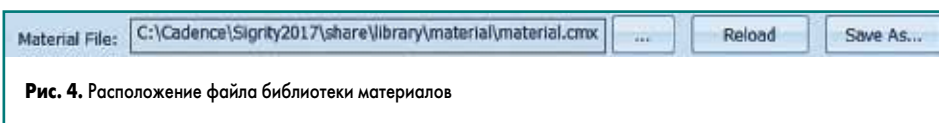


Рис. 4. Расположение файла библиотеки материалов

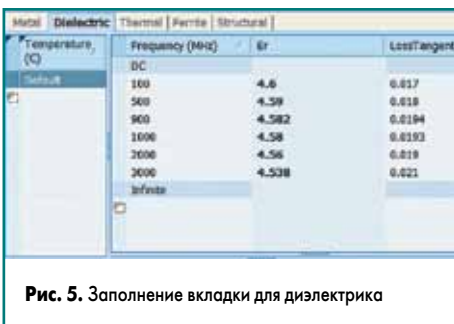


Рис. 5. Заполнение вкладки для диэлектрика



Рис. 6. Пример заполнения вкладки Thermal для меди

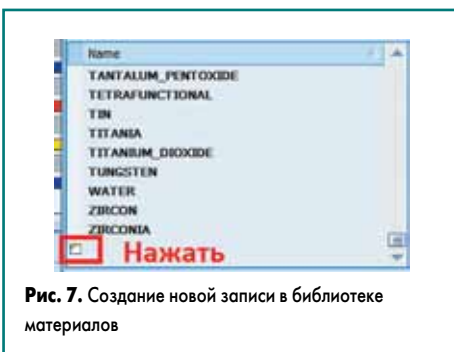


Рис. 7. Создание новой записи в библиотеке материалов

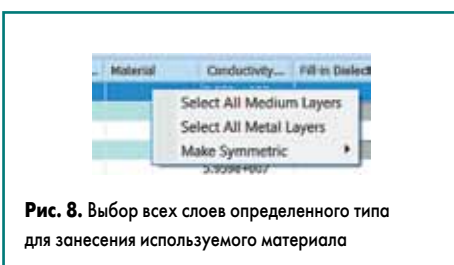


Рис. 8. Выбор всех слоев определенного типа для занесения используемого материала

Аналогичным образом создаются записи в перечне материалов, применяемых для конкретного проекта. Однако эти записи не попадут в общую библиотеку.

После того как пользователь определился с нужными в проекте материалами, их необходимо назначить в стекае. Проще всего это сделать, кликнув ПКМ по ячейке, показанной на рис. 8, и затем выбрать соответствующий тип из выделенных слоев.

Когда слои одного типа будут выделены, в нижней части окна появится строка, в которой можно выбрать необходимый материал (рис. 9).

После выбора материала все строки заполнятся соответственно. Затем процедуру необходимо повторить для типа слоев Metall.

На рис. 10 остались незаполненными две строки в столбце Fill-in Dielectric. Данный столбец обозначает вещество, окружающее медные проводники на выбранном проводящем слое. Для внутренних слоев — это диэлектрик препрегов. Для внешних слоев — воздух либо ЗПМ. Однако по своим свойствам ЗПМ очень напоминает обычный FR4, так что можно ставить в незаполненные ячейки FR4.

Если пролистать столбцы вправо, то появится столбец Trapezoidal Angle, имитирующий боковой подправ проводников. Если угол менее 90°, то основание проводника больше, чем вершина. Если угол более 90°, то вершина больше основания. При 90° сечение проводника имеет прямоугольную форму.

Остальные настройки не стоит изменять. Они не используются в моделировании постоянного тока и тепловых расчетах.

Единственное, что пользователь может сделать еще, — нажать на кнопку **Auto set layer special void**. На самом деле это необязательное в PowerDC действие, поскольку объекты типа Special Void необходимы для моделирования переменных токов.

После того как материалы диэлектриков и проводящих слоев заполнены, необходимо определить материалы контактных площадок, поскольку в общем случае покрытие КП отличается от покрытия медного рисунка.

Для редактирования материалов КП и переходных отверстий пользователю нужно переключиться на вкладку **Pad Stack** в левом верхнем углу диалогового окна. Не будем приводить вид окна редактирования КП полностью, так как оно довольно велико. Первое, что необходимо сделать, — назначить основной мате-

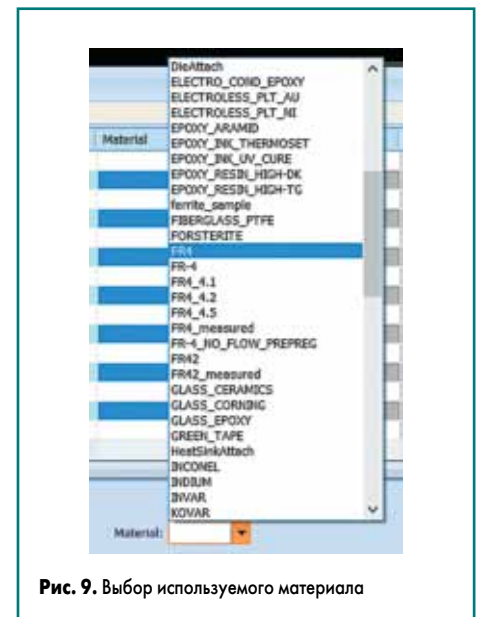


Рис. 9. Выбор используемого материала



Рис. 10. Окно редактирования стекаа платы с заполненными материалами для металлических и диэлектрических слоев

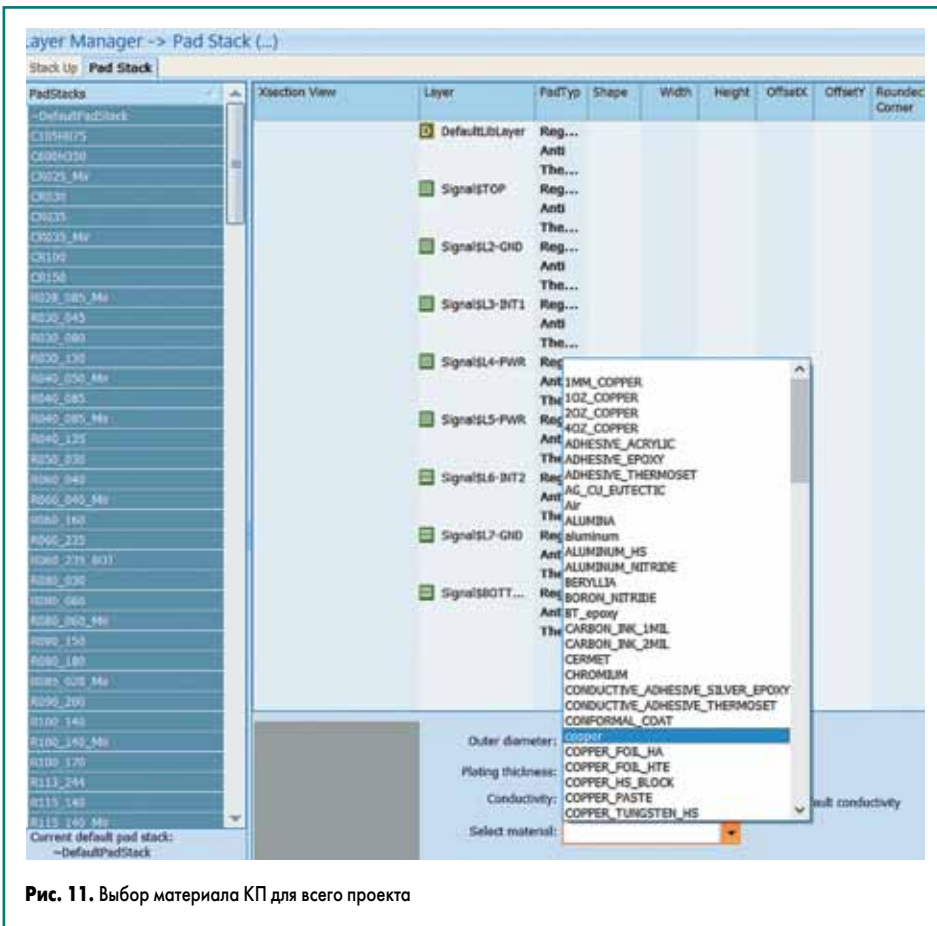


Рис. 11. Выбор материала КП для всего проекта

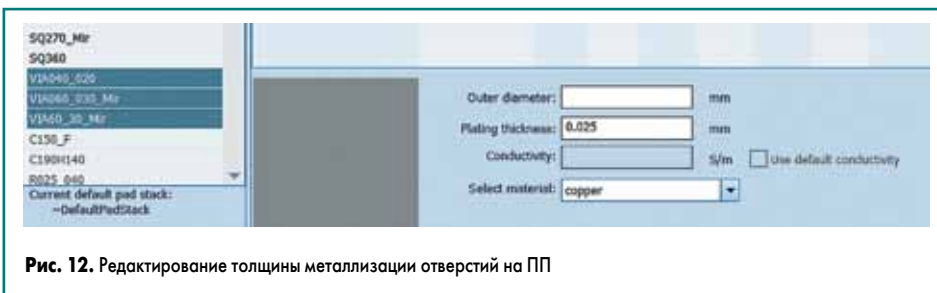


Рис. 12. Редактирование толщины металлизации отверстий на ПП

риал всех КП в проекте. Это в подавляющем большинстве случаев будет медь. Для назначения материала сразу всем КП проекта следует нажать ЛКМ на одной из записей в левой части экрана, а затем **CTRL+A** на клавиатуре. После этого надо выбрать материал (рис. 11).

Теперь наступает очередь редактирования отверстий в печатной плате. Главным их свойством, помимо диаметра, является толщина медного покрытия на стенках отверстия. По умолчанию она задается равной диаметру отверстия. То есть если толщину покрытия не задать, то отверстие будет считаться заполненным медью полностью. Для того чтобы задать толщину меди на стенках отверстий, надо знать название КП, которыми выполнены VIA и монтажные отверстия на ПП. С зажатым клавишей **CTRL** все необходимые КП аккуратно помечаются, и затем вводится значение толщины металлизации в поле **Plating thickness** (рис. 12).

После заполнения толщины металлизации редактирование раздела стека можно считать завершенным. Теперь следует поговорить об отверстиях отдельно и более подробно разъяснить пользователю ситуации, которые могут возникать в проектах, и то, как это будет отображаться на экране (рис. 13).

В проектах ПП очень часто присутствует подавление незадействованных КП переходных отверстий на внутренних слоях. Причем для различных цепей подавление КП происходит на различных слоях. Такая ситуация легко описывается в САПР печатных плат, однако очень сложно переводится в систему моделирования Sigrity. Самый простой выход — разбить отверстие на множество мелких отверстий, соединяющих только соседние слои, и расположить их одно над одним, имитируя сквозное отверстие. Это очень сильно сократит размер файла проекта и повысит скорость работы программы. Таким образом, в обычном проекте ПП часто можно видеть следующую ситуацию (рис. 14).

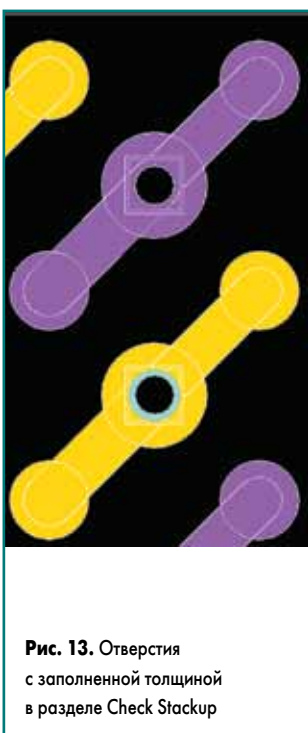


Рис. 13. Отверстия с заполненной толщиной в разделе Check Stackup

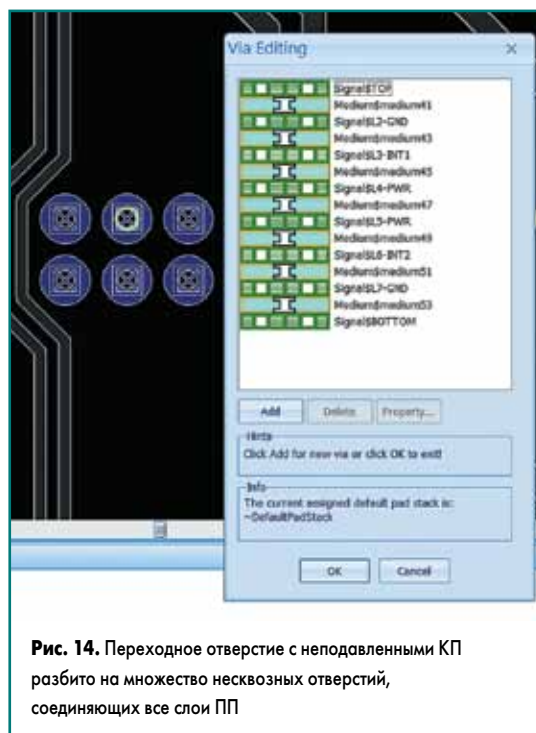


Рис. 14. Переходное отверстие с неподдавленными КП разбито на множество несквозных отверстий, соединяющих все слои ПП

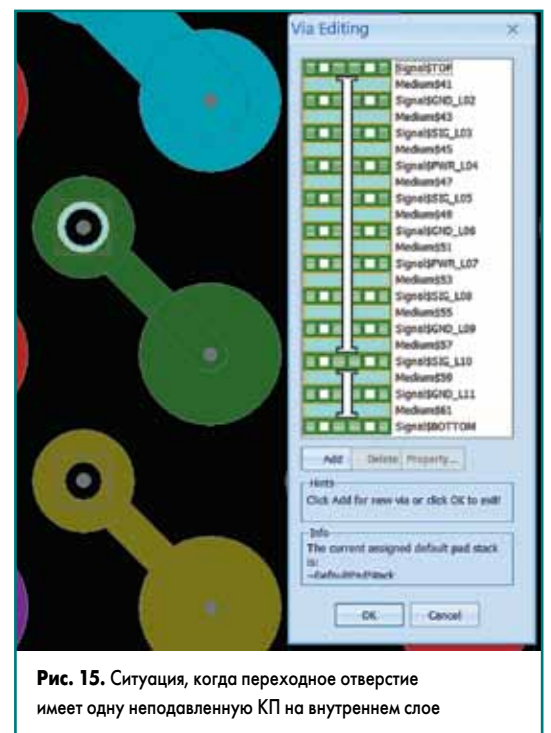


Рис. 15. Ситуация, когда переходное отверстие имеет одну неподдавленную КП на внутреннем слое

Бывают ситуации, когда КП переходного отверстия подавляются на всех слоях, кроме одного, на котором к отверстию подходит проводник. Тогда отверстие разбивается на два (рис. 15).

Какая бы ситуация ни создалась в конкретном проекте, ее не стоит страшиться, она может различаться от отверстия к отверстию.

Теперь поговорим о «крестиках» и «квадратах» — их пользователь видит в месте расположения отверстий печатной платы (рис. 16). Или же наоборот — не видит крестов и квадратов.

Рассмотрим ситуацию, когда КП отверстий не подавляются на внутренних слоях и пользователь видит «кресты» и «квадраты» на любом внутреннем слое ПП. Эти фигуры обозначают начало и конец переходных отверстий. Поскольку пользователь находится в точке конца одного маленького отверстия и начала другого, то ему видно сразу обе фигуры.

При ситуации, когда КП отверстий подавлены на внутреннем слое, пользователь будет видеть срез ствола отверстия вообще без каких-либо фигур (рис. 17).

По окончании редактирования стека проекта необходимо перейти к следующему разделу Power Tree Setup.

Действия с деревом распределения мощности Power Tree

Прежде всего скажем несколько слов о том, что такое Power Tree и для чего оно понадобилось.

Как уже говорилось, в сложных проектах ПП исходная цепь опорного напряжения распадается на множество различных более маленьких цепей питания, и каждая из них подключается к небольшому числу потребителей. Каждую цепь питания необходимо контролировать по максимальному потребляемому току, падению напряжения от источника к потребителю и другим параметрам. Однако при перетрассировке проекта и загрузке его в Sigrity все настройки источников питания теряются и пользователю приходится перенастраивать все заново. Выполнение однообразных действий — это не цель работы современного инженера. Для устранения необходимости из раза в раз перенастраивать источники напряжения и данные по цепям создан инструмент Power Tree.

Процесс работы с Power Tree начинается с команды **Launch Power Tree**. Надо сразу сказать, что возможность создания Power Tree до-

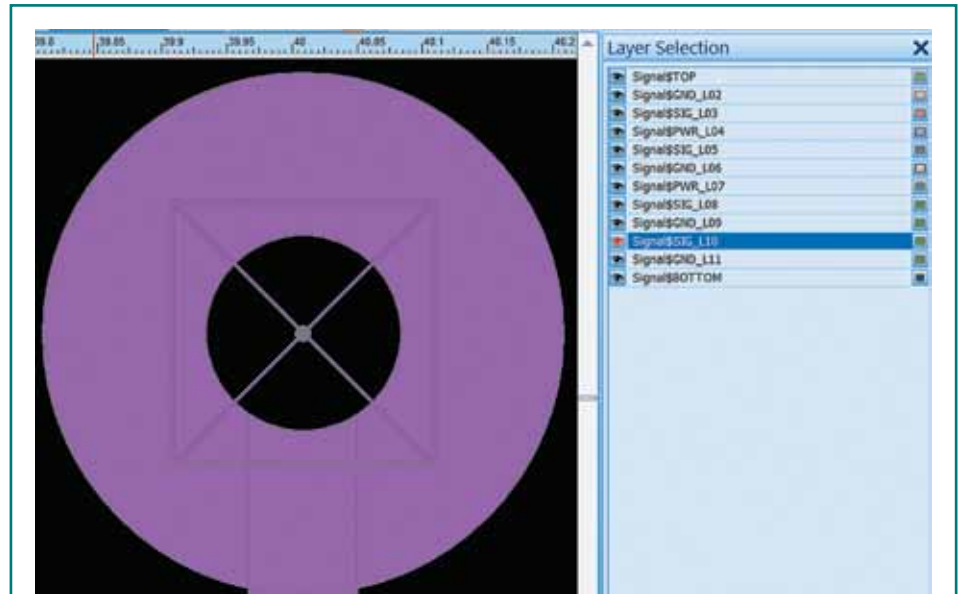


Рис. 16. Ситуация, когда видны кресты и квадраты

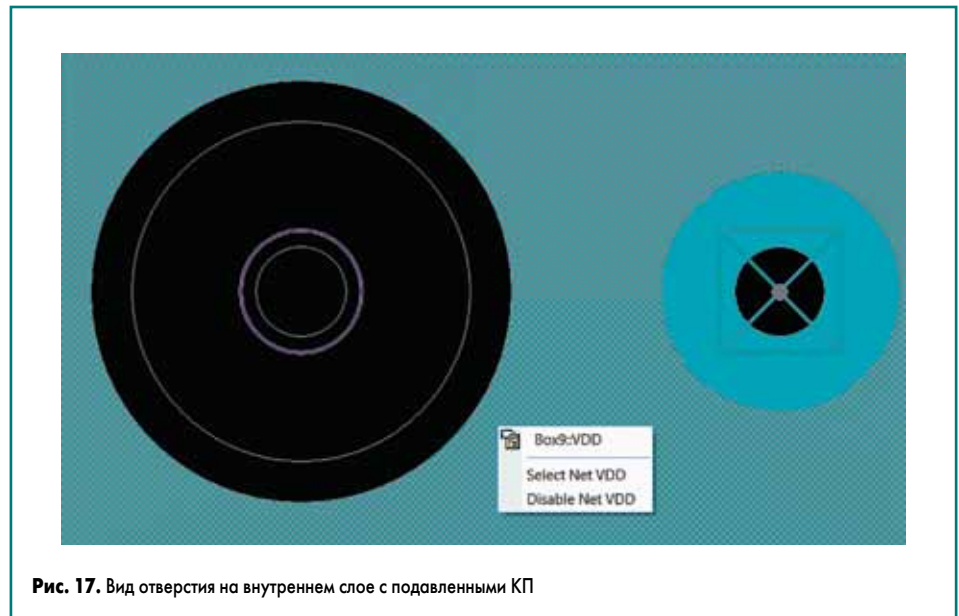


Рис. 17. Вид отверстия на внутреннем слое с подавленными КП

ступна напрямую только для проектов, спроектированных в САПР Cadence OrCAD/Allegro PCB Designer. В противном случае пользователю нужно приводить Netlist, получаемый из проекта, к определенному виду.

Сначала пользователю следует выбрать действие Extract Power Tree in design, если это первое Power Tree, создаваемое пользователем. Это самый простой путь формирования Power Tree, так как он использует проект Sigrity, где уже имеется импортированный Netlist. Такой

путь не зависит от САПР, в которой был сделан начальный проект.

Окно в первоначальном своем виде остается пустым, поскольку программа не знает, какую именно цепь пользователь хочет проследить (рис. 18). Необходимо выбрать начальную цепь в столбце Net (рис. 19).

Не нужно сразу пытаться получить правильную структуру выбранной цепи, поскольку механизм редактирования фильтров сортировки компонентов изменен и нельзя при первом

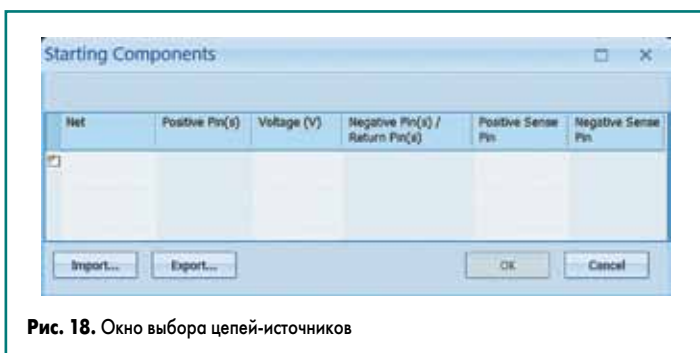


Рис. 18. Окно выбора цепей-источников



Рис. 19. Состояние окна, когда начальная цепь выбрана



Рис. 20. Вид Power Tree, полученный в первом приближении

проходе правильно его настроить. Достаточно нажать на **ОК** и получить сгенерированное Power Tree. Перед этим для пользователя откроется еще одно окно, в котором изначально можно было настраивать параметры фильтров, но к моменту написания данного текста такую возможность по каким-то причинам убрали. В промежуточном окне необходимо нажать на **Build power tree** в правом нижнем углу.

Полученный Power Tree не соответствует ожидаемому виду (рис. 20). Теперь следует изменить настройки фильтров и регенерировать его еще раз. В верхней части рабочей области необходимо выбрать **Tools->Options->Edit options** (рис. 21).

В появившемся окне необходимо добавить в интересующие нас строки префиксы для катушек, соединяющих исходные и последующие цепи, и переопределить потребителей (рис. 22, 23).

Далее остается нажать на **Apply** и затем **ОК**. Эти действия сохраняют изменения и закрывают окно.

После того как все фильтры настроены правильно, в верхней части экрана выбираем команду **Tools->Build/Update power tree** и получаем теперь уже правильный результат (рис. 24).

Теперь нужно настроить Power Tree, чтобы им можно было пользоваться в дальнейшем.

Для настройки Power Tree необходимо прежде всего внести значения потребляемых токов по интересующим пользователя цепям. Для того чтобы назначить потребляемый элемент нагрузки ток, требуется выделить элемент с помощью ЛКМ, затем нажать ПКМ и выбрать в выпадающем меню пункт **Properties**. В правой части рабочей области откроется диалоговое окно со свойствами выбранного объекта, доступными для изменения (рис. 25).

Для микросхемы — источника напряжения можно задать исходное напряжение, максимальный выходной ток, который микросхема способна поддерживать долгое время. Также задается погрешность значения максимально-го выходного тока в процентах (рис. 26).

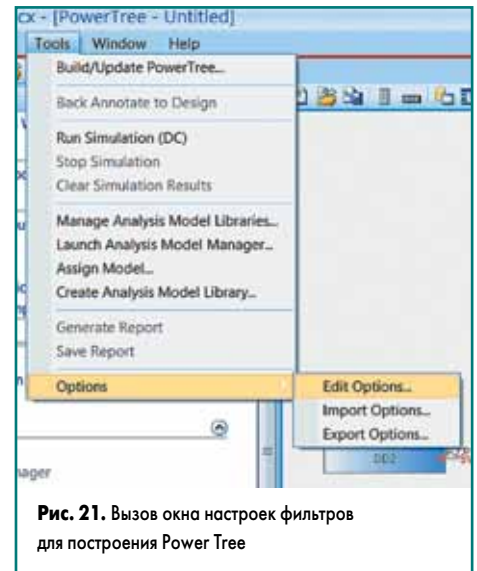


Рис. 21. Вызов окна настроек фильтров для построения Power Tree

Выбирая другие микросхемы-потребители, необходимо задать максимальные токи потребления. В процессе задания тока потребления можно распределить весь потребляемый ток поровну между пинами микросхемы либо задать потребление каждого пина отдельно.

После того как все токи потребителей будут заданы, необходимо из рассмотрения временно выключить конденсаторы в Power Tree, поскольку они не проводят постоянный ток. Для этого следует нажать ЛКМ на ком-

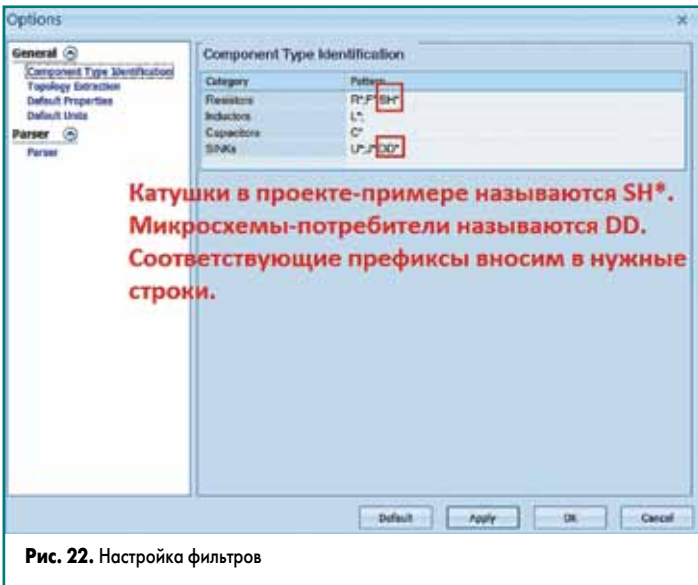


Рис. 22. Настройка фильтров

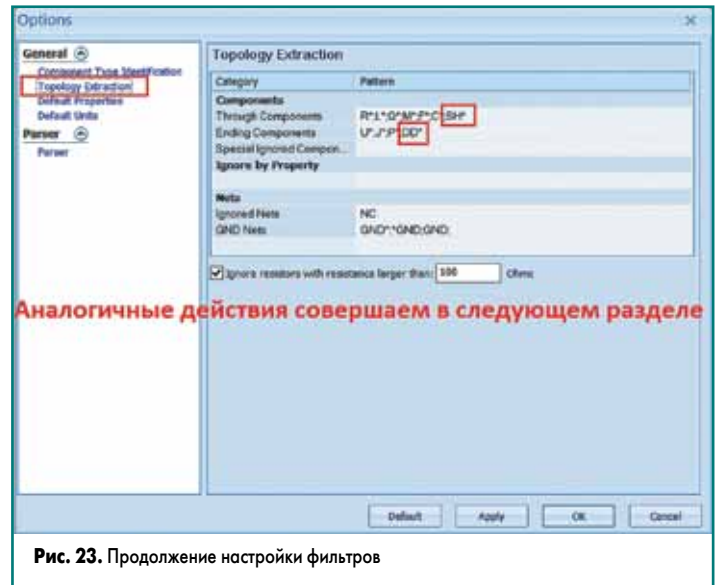


Рис. 23. Продолжение настройки фильтров

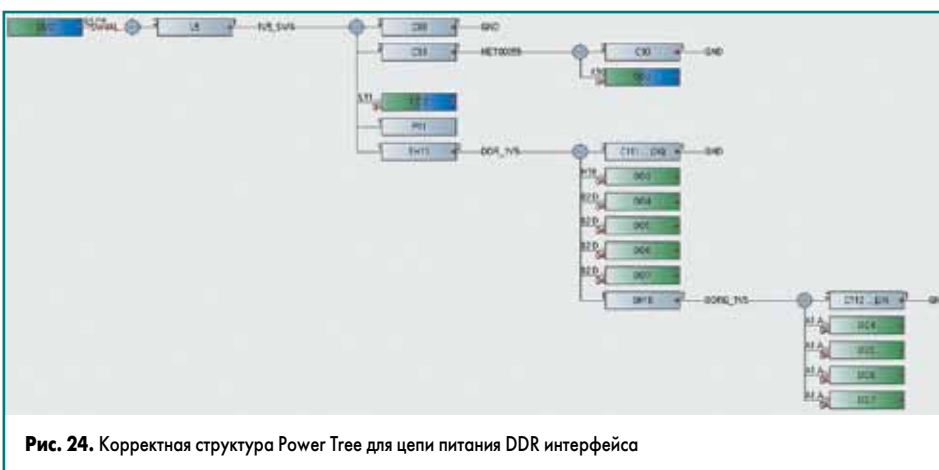


Рис. 24. Корректная структура Power Tree для цепи питания DDR интерфейса

Property	(Value)
RefDes	DD2
Model Name	MC34708VM_MC34708VM
ASI Model	MC34708VM_MC34708VM
Type	Source & SINK
Pin Voltage(V)	1.5
Constraints	
Output Current(A)	
Output Tol(%)	
Pin Current(A)	0.1
DD2K10	0.05
DD2L11 P6	0.05
Properties for view	

Рис. 25. Свойства для компонента DD2 из примера

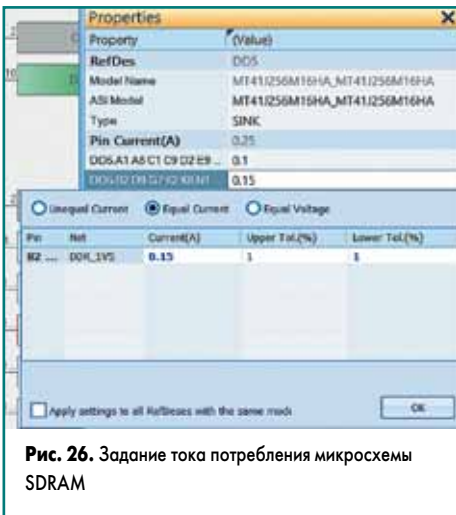


Рис. 26. Задание тока потребления микросхемы SDRAM

пункте, затем ПКМ и выбрать пункт Ignore Component.

Наконец, следует задать максимальные токи, которые могут пропустить через себя проходные компоненты типа катушек индуктивности и резисторов (рис. 27).

Когда все нужные параметры заданы, можно провести расчет полученной структуры по постоянному току без влияния топологии платы. Для этого надо нажать на значок запуска калькуляции в месте, показанном на рис. 28.

После успешного выполнения подсчетов итоговая информация появится на элементах Power Tree (рис. 29).

Данную структуру можно использовать не только для настройки источников и потребителей тока, но и для симуляции системы питания в модуле Sigridy OptimizePI. Для этого необходимо включить все присутствующие конденсаторы и подключить к ним SPICE-модели. Эти модели отражают неидеальные свойства конденсаторов в реальном мире.

Для назначения модели конденсатору необходимо кликнуть ПКМ на конденсаторе, а затем выбрать из меню в верхней части экрана **Tools->Assign Model** (рис. 30).

После этого перед пользователем откроется окно установки соответствия конденсаторов и SPICE-моделей (рис. 31).

Следует нажать на кнопку **Browse Model** для начала установки соответствия. Пользователь попадет в окно, где будут содержаться данные о конденсаторах. Данные считываются из файла библиотеки. Библиотеки SPICE-моделей конденсаторов можно найти на сай-

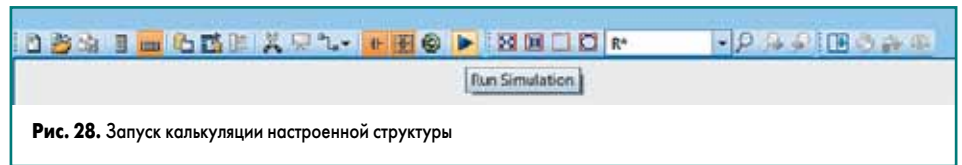


Рис. 28. Запуск калькуляции настроенной структуры

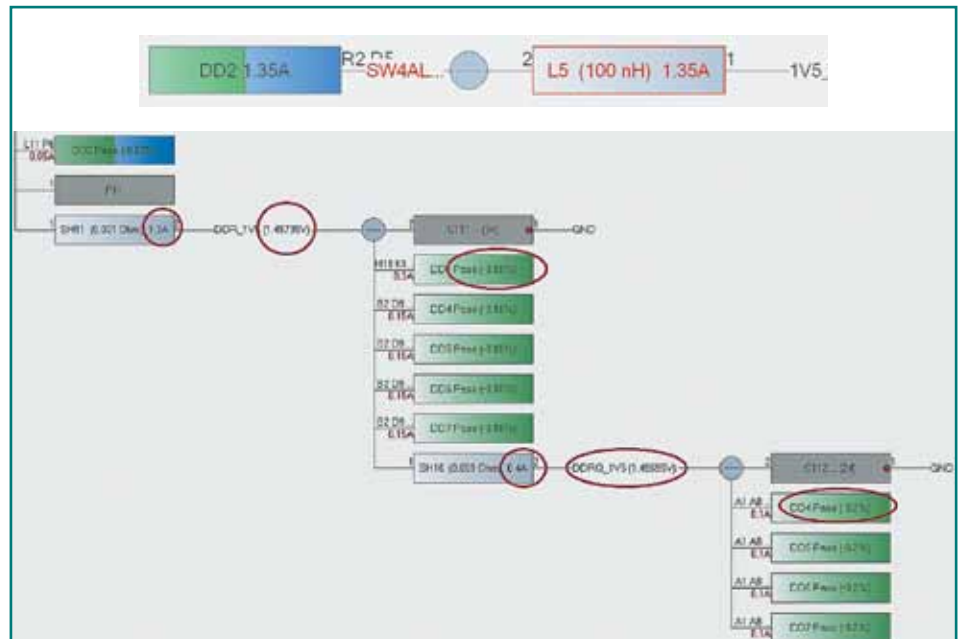


Рис. 29. Пример калькулированных значений, размещенных на элементах

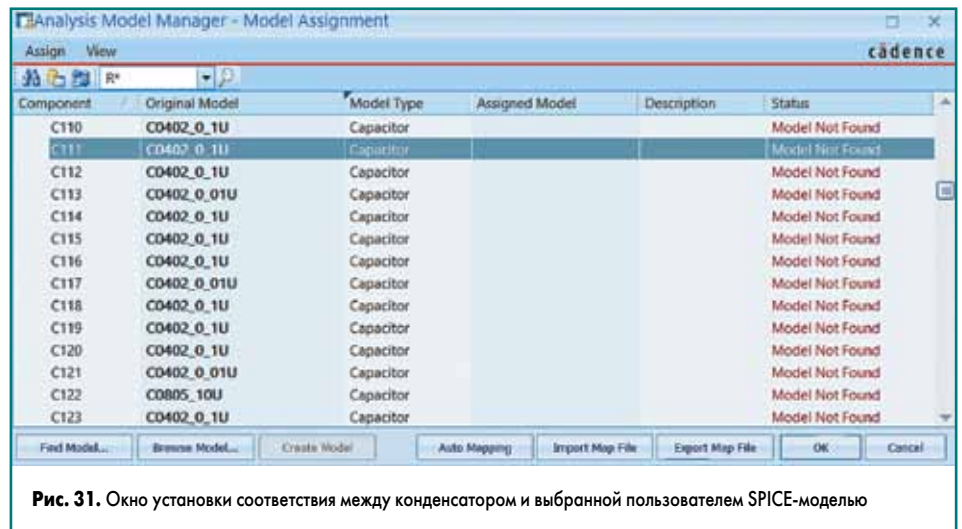


Рис. 31. Окно установки соответствия между конденсатором и выбранной пользователем SPICE-моделью

тах производителей либо воспользоваться библиотеками, предоставляемыми при установке пакета Sigridy 2017.

На самом деле можно подключать не только модели конденсаторов, но и все имеющиеся в распоряжении пользователя SPICE-модели

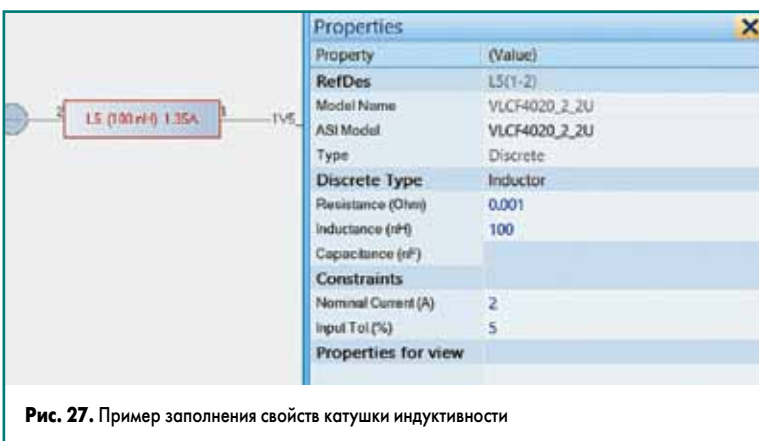


Рис. 27. Пример заполнения свойств катушки индуктивности

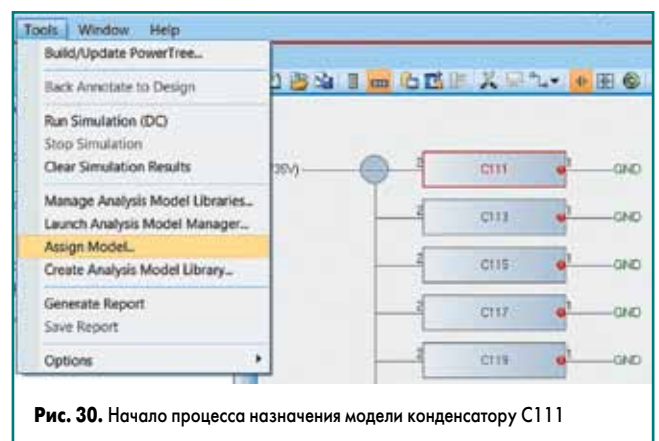


Рис. 30. Начало процесса назначения модели конденсатору C111

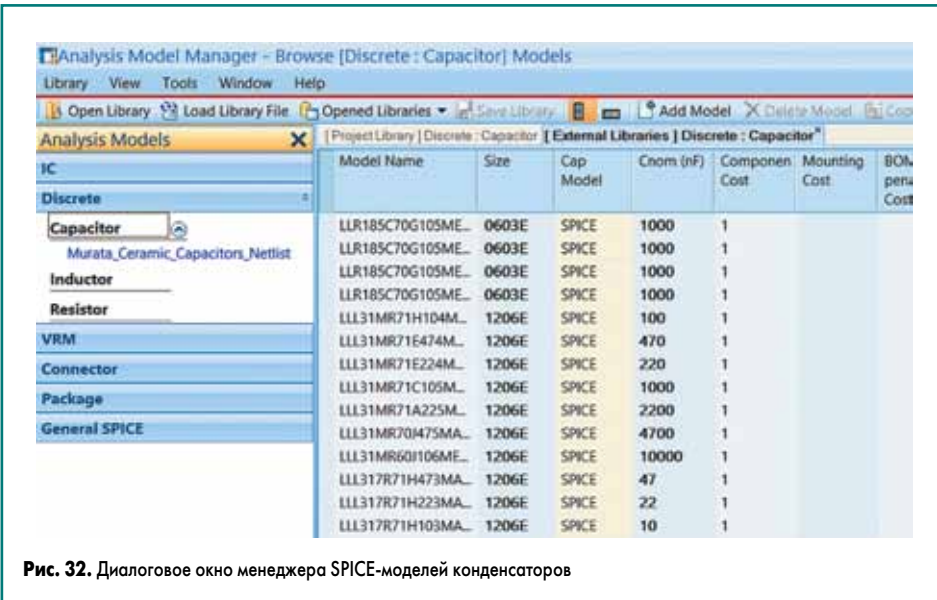


Рис. 32. Диалоговое окно менеджера SPICE-моделей конденсаторов



Рис. 33. Модель конденсатора назначена для C111 и других идентичных ему

компонентов. Модели рассортированы по типам элементов, которые представлены закладками в левой части экрана. Если у пользователя есть SPICE-модели разъемов либо подложек микросхем, то их удобно подключать через менеджер из указанных библиотек

(рис. 32). К сожалению, в подавляющем большинстве случаев можно получить лишь модели резисторов и конденсаторов. Остальные SPICE-модели необходимо запрашивать у фирм — производителей компонентов или снимать при помощи дорогостоящего обо-

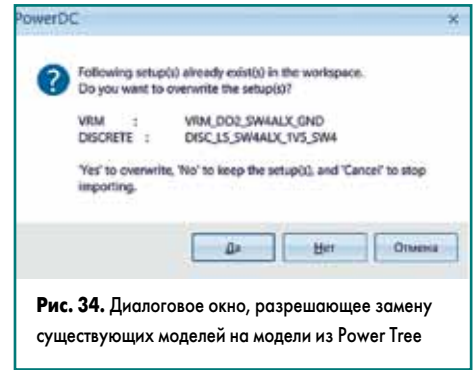


Рис. 34. Диалоговое окно, разрешающее замену существующих моделей на модели из Power Tree

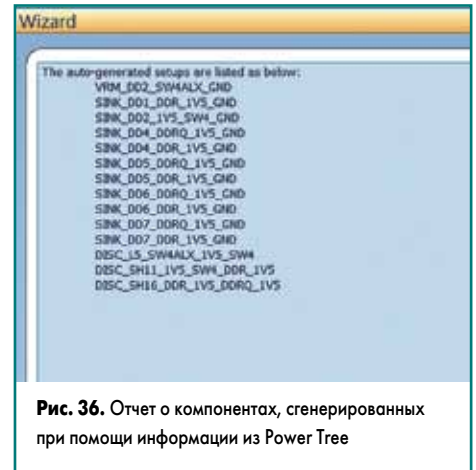


Рис. 36. Отчет о компонентах, сгенерированных при помощи информации из Power Tree

рудования с реальными экземплярами элементов (разъемы и коннекторы). Однако корректное составление SPICE-моделей и съем S-параметров с реальными компонентами не являются темой данного документа. Это очень сложный процесс.

Если пользователь не хочет работать с библиотекой проекта, которая должна наполняться самим пользователем, то необходимо переключиться на вкладку **External Libraries** в верхней части экрана. И уже в этой вкладке загрузить внешнюю библиотеку.

После успешного подключения внешней библиотеки можно найти интересующую пользователя модель и нажать на **Select** в правом нижнем углу диалогового окна. Тогда

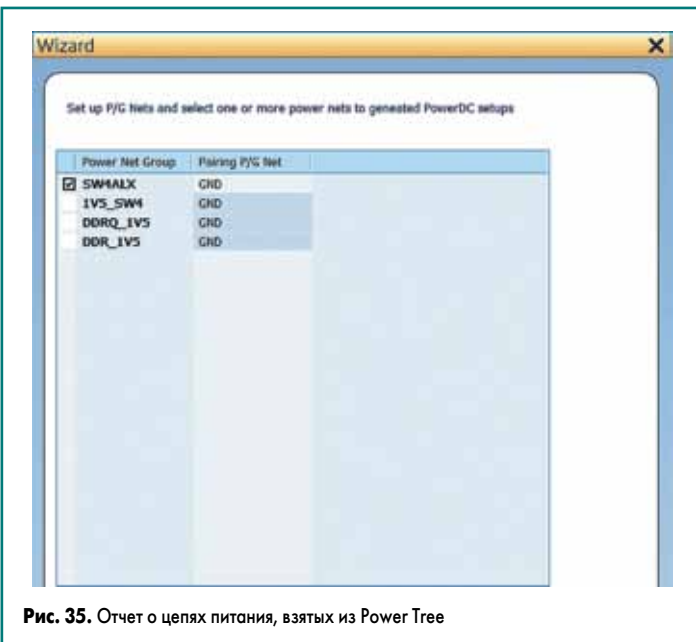


Рис. 35. Отчет о цепях питания, взятых из Power Tree

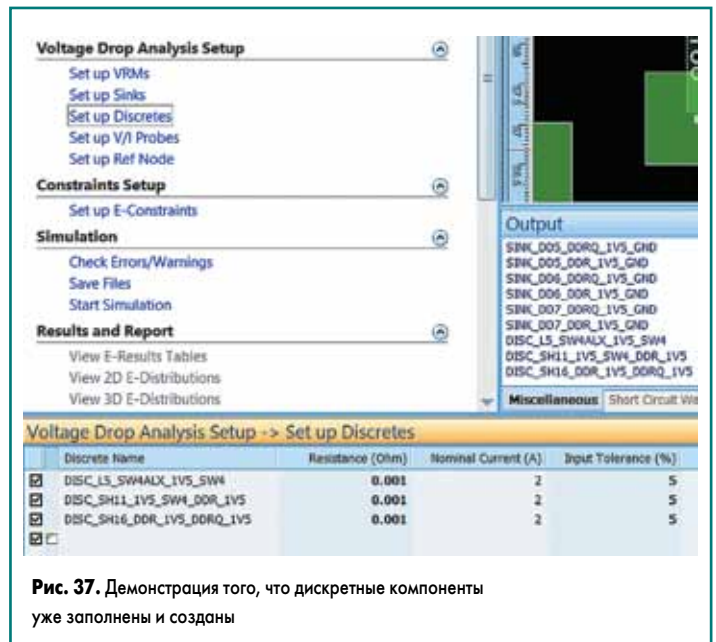


Рис. 37. Демонстрация того, что дискретные компоненты уже заполнены и созданы

диалоговое окно с рис. 31 изменит свой вид на тот, который показан на рис. 33.

Весь процесс назначения моделей не описывается подробно, поскольку не нужен в модуле PowerDC.

Завершающим этапом работы с Power Tree в модуле PowerDC будет наложение данных из Power Tree на редактируемый в данный момент проект (рис. 34). Это делается при помощи команды **Apply Power Tree**.

На рис. 35 и 36 показаны результаты извлечения необходимой для настройки проекта информации. Информация извлекается из Power Tree, файл которого в любой момент может быть загружен в проект.

Теперь можно убедиться, что весь раздел Voltage Drop Analysis setup уже автоматически заполнен. Можно нажать ЛКМ на любой пункт из раздела и убедиться, что информация о компонентах существует, взглянув в нижнюю часть экрана (рис. 37).

Остается запустить симуляцию проекта и проанализировать полученные результаты. Однако для грамотного анализа полученных результатов специалист, выполняющий моделирование, должен обладать определенным уровнем компетенции. Часто возникает ситуация, когда моделирование по постоянному току выполняется трассировщиком проекта. Специалист не всегда может понять, когда полученные значения превышают критические. Для того чтобы помочь определить критические значения в первом приближении, в Sigrity PowerDC существует инструмент назначения электрических констант.

Действия для назначения оценочных электрических констант в первом приближении

Процесс задания констант начинается с пункта меню **Set up E-constraints** в разделе **Constraints setup**. Этот раздел не является обязательным для заполнения.

Электрические константы можно задавать тремя способами:

- вручную;
- взять из специального файла;
- определить из предполагаемой температуры перегрева на основании стандарта IPC.

Первый способ мало подходит к рассматриваемой ситуации, поскольку требует достаточной компетенции.

Второй способ применим, когда моделирование проводится уже не первый раз и существует заранее подготовленный файл.

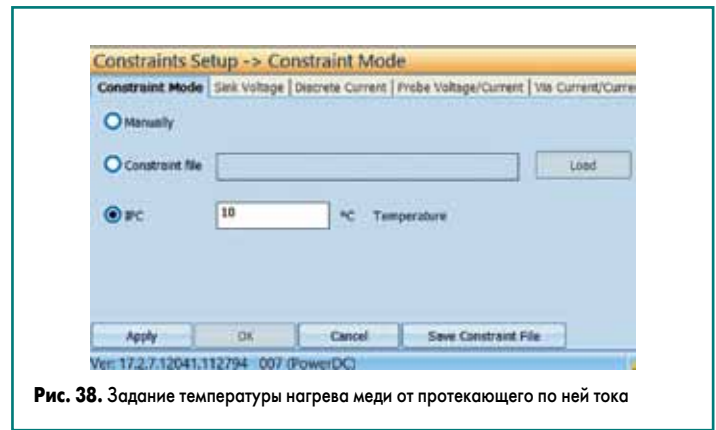


Рис. 38. Задание температуры нагрева меди от протекающего по ней тока

Третий способ наиболее гибкий и приемлемый для проведения первичного моделирования проекта. При таком подходе можно, не зная правил подсчета максимальных значений констант, воспользоваться уже существующими значениями для заданной температуры перегрева меди относительно окружающей среды (рис. 38).

Если после задания температуры нажать на **Apply** и затем начать переключаться по вкладкам в нижней части экрана, то можно увидеть, что начальные граничные условия уже рассчитаны и присутствуют на своих местах (рис. 39).

Пока что, кроме граничных значений, в данных закладках ничего нет. Данные появятся после завершения моделирования проекта. В отчет будут включены только те значения, которые превысят граничные.

Если пользователь хочет добавить определенные элементы проводящего рисунка в генерируемый отчет, это легко сделать следующим образом:

- Переключиться на вкладку, которая отвечает за необходимый тип добавляемых элементов проводящего рисунка. Например, это будет **Via current/Current density**.
- Выделить в проекте интересующие пользователя переходные отверстия. Можно выделять сразу несколько отверстий окном либо зажав клавишу **CTRL** (рис. 40).
- Перевести курсор мышки на свободную область в нижней части экрана и, нажав ЛКМ, выбрать опцию **Add**. Необходимые отверстия будут добавлены в список (рис. 41).

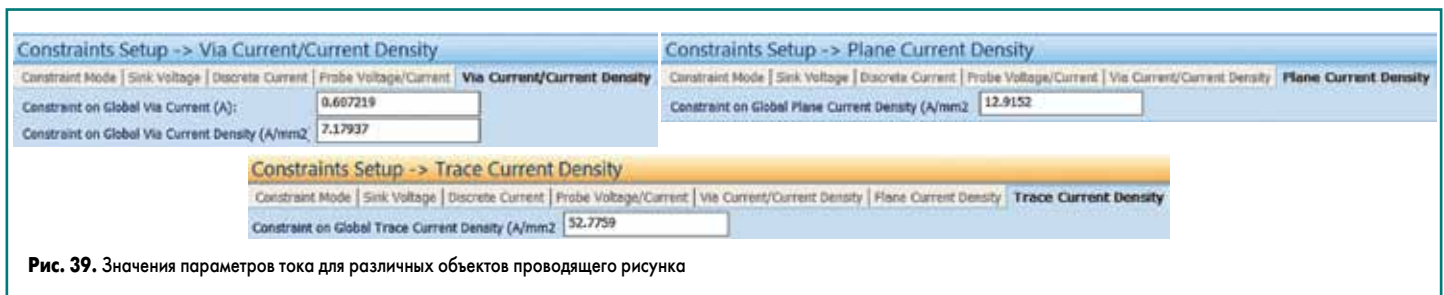


Рис. 39. Значения параметров тока для различных объектов проводящего рисунка

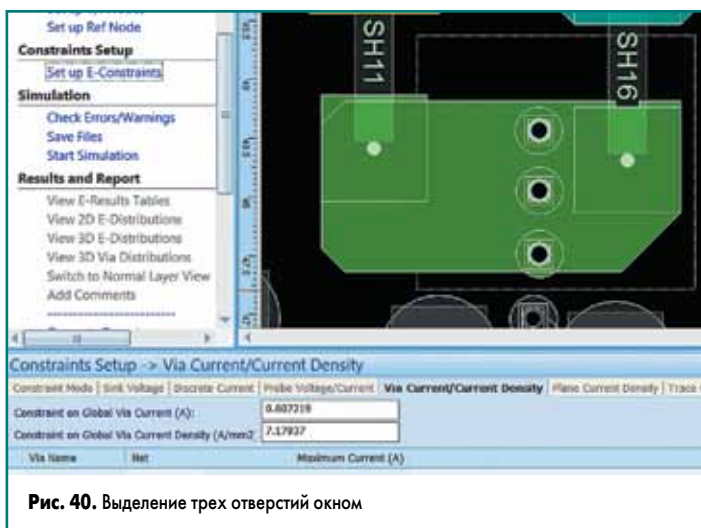


Рис. 40. Выделение трех отверстий окном

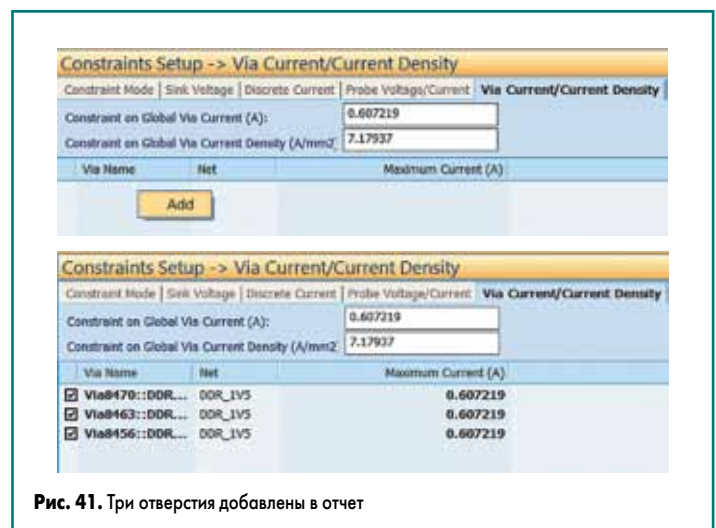


Рис. 41. Три отверстия добавлены в отчет

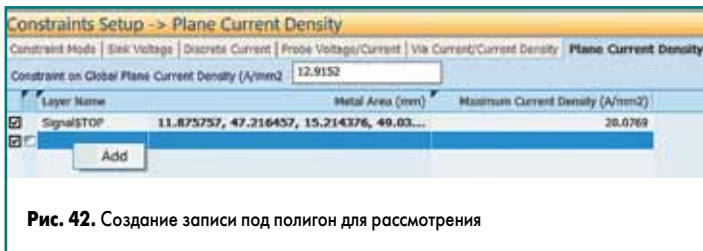


Рис. 42. Создание записи под полигон для рассмотрения

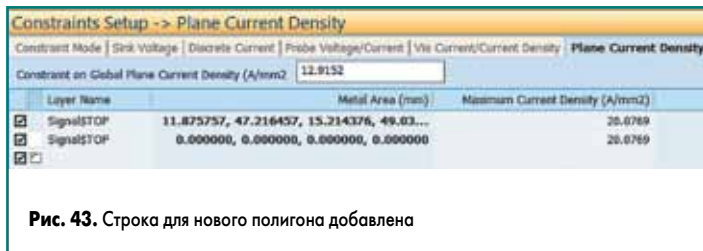


Рис. 43. Строка для нового полигона добавлена

Действуя схожим образом, можно добавлять участки проводящих линий и полигоны.

Процесс добавления полигона в отчет:

- Необходимо переключиться на вкладку **Plane current density**.
- Нажать ЛКМ и выбрать Add (рис. 42).
- После этого необходимо выбрать слой платы, с которого будет производиться добавление полигона. Появится пустая строка с нулевыми координатами (рис. 43).
- Далее остается захватить необходимый полигон в прямоугольную область, зажав ЛКМ и проведя мышкой из одной вершины прямоугольного выделения в другую. Необходимо следить за тем, чтобы пустая строка в момент создания области выделения была активной (рис. 44). Иначе данные о вершинах полигона не запишутся в нужную строку и потеряются.

После того как все необходимые участки проводящего рисунка добавлены в отчет, необходимо запустить симуляцию.

Продолжение следует.

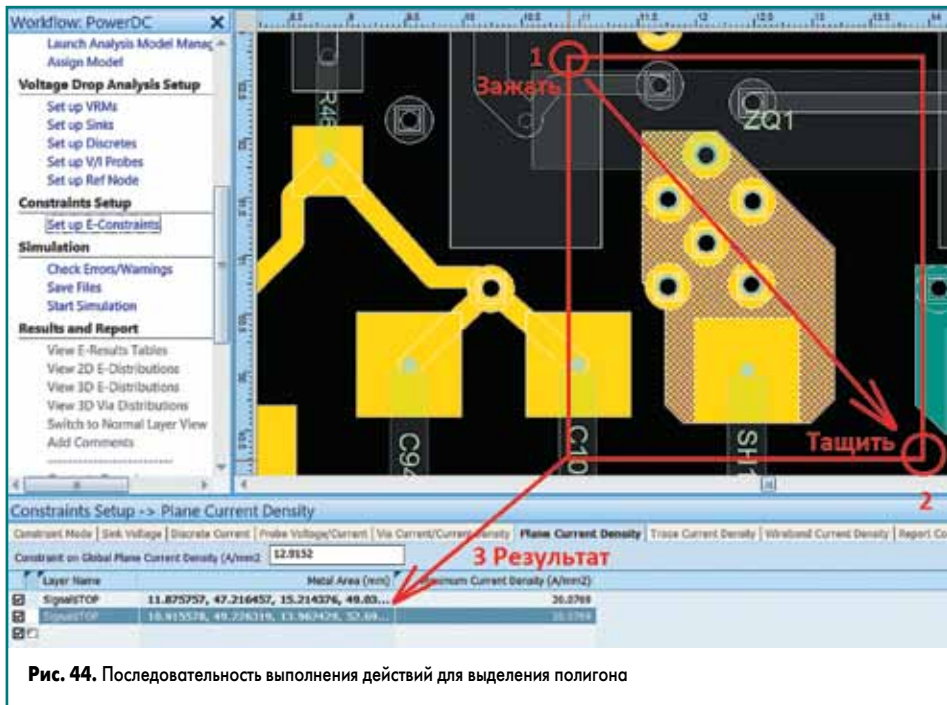


Рис. 44. Последовательность выполнения действий для выделения полигона