

## Форум PCB-2016

### Печатные платы, проектирование и методы моделирования

Москва, 28 ноября – 2 декабря 2016 г., Альфа-Отель Измайлово

Приглашаем разработчиков печатных плат, схемотехников, руководителей отделов разработки электроники на Форум PCB-2016, посвященный вопросам проектирования и моделирования печатных плат, содержащих цифровые, аналоговые и смешанные цепи.

Форум будет проходить 5 дней в двух залах, с 10:00 до 18:00.

Посещение 2-х любых дней стоит 15 т.р., всех дней – 25 т.р., 5-й день бесплатно.

#### Тематика Форума (5 дней, 2 секции в разных залах параллельно)

- Новости в проектировании печатных плат: СВЧ, гибко-жестких, многослойных, с глухими и скрытыми отверстиями
- Нюансы трассировки скоростных цифровых интерфейсов и DDR-памяти
- Моделирование аналоговых цепей с использованием PSPICE-симулятора
- Моделирование тепловых режимов печатного узла с учетом внешних условий
- Моделирование целостности сигналов и питаний на печатной плате
- Моделирование СВЧ-плат, антенн, фильтров и ЭМ-моделирование объектов

#### Предварительная программа Форума PCB-2016

Дата	Зал 1. Sigriety - Allegro	Зал 2. Package, PSPICE, СВЧ
Понедельник 28 ноября 10:00 - 18:00 Регистрация с 9:00	Моделирование силовых цепей и тепловых режимов на печатной плате в Sigriety PowerDC. Моделирование системы питания на печатной плате в Sigriety PowerSI.	Проектирование систем на кристалле, систем в корпусе, подложек микросхем и микросборок. Cadence Package Designer, APD/SIP.
Вторник 29 ноября 10:00 - 18:00	Правила трассировки скоростных интерфейсов и DDR-памяти. Верификация трассировки скоростных интерфейсов, PCI Express, USB, Ethernet, DDR.	Моделирование аналоговых и цифровых схем в PSPICE. Моделирование DC/DC – конвертеров в PSPICE. Создание SPICE-моделей отечественных компонентов.
Среда 30 ноября 10:00 - 18:00	Анализ проектов посетителей (МПП с DDR-памятью)	ЭМ-моделирование СВЧ-плат и систем в САПР СВЧ Empire XPU
Четверг 1 декабря 10:00 - 18:00	Обсуждение проектов сложных МПП посетителей. Проблемы. Рекомендации.	Интеграция САПР печатных плат и ERP/PLM-системы или базы данных предприятия
Пятница 2 декабря 10:00 - 18:00	<b>Бесплатная часть.</b> Новые возможности САПР печатных плат Cadence Allegro, OrCAD, Sigriety, PSPICE.	<b>Бесплатная часть.</b> Разработка встраиваемого программного обеспечения. Нюансы и рекомендации.

Контакты для обязательной предварительной регистрации (количество мест ограничено)

E-mail: [SEMINAR@PCBSOFT.RU](mailto:SEMINAR@PCBSOFT.RU)

Сайт: [www.pcbsoft.ru](http://www.pcbsoft.ru)

Тел.: +7 (499) 390-14-29

Светлана Миронова

## Обоснование необходимости форума

Форум развивает темы, озвученные ранее на крупных семинарах в Санкт-Петербурге, Ростове-на-Дону и Екатеринбурге, и дает следующий уровень информации для продвинутых разработчиков, уже имеющих базовое понимание нюансов проектирования печатных плат.

Проектирование печатных плат становится все более сложной и ответственной задачей. Это связано и с обеспечением необходимых технологических норм, и с выбором структуры слоев, корректным расчетом волновых сопротивлений, и с правильной прокладкой скоростных каналов, дифференциальных пар, обеспечением путей обратного тока, и с качественной прокладкой полигонов земли и питания, так, чтобы не возникало резонансов на частотах, кратных частоте работы элементов схемы. Если частоты цифровых сигналов превышают 100 МГц, то есть высокий риск получения аппаратуры, которая будет работать не всегда. Возможно, она будет работоспособна на столе, в виде макета, но в реальных условиях будет сбивать, порождать ошибки функционирования - из-за проблем ЭМС, или разброса параметров ЭРИ и материалов платы, или из-за чрезмерного нагрева и потерь по постоянному току, или из-за звона в питании или в скоростных шинах.

Участие в данном мероприятии даст вам необходимые знания и покажет инструменты, с помощью которых можно с первого раза разработать и полностью проверить ваш проект, избежать ненужных этапов макетирования, повторной разработки и изготовления печатных плат, а значит, сэкономят огромные деньги и, главное, время компании, и вовремя выйти на рынок с новыми продуктами.

Слушатели могут заранее прислать свои пробные проекты с описанием интересующих их скоростных интерфейсов или цепей питания, силовых цепей или тепловых режимов работы микросхем. В этом случае их проект будет рассмотрен нашими специалистами в рамках мастер-класса, и вам будут даны рекомендации по повышению качества дизайна, на основании онлайн моделирования ваших проектов.

## Анализ проектов печатных плат посетителей

Посетители могут заранее прислать свои проекты (или фрагменты проектов) печатных плат со скоростными цепями, СВЧ-цепями, DDR-интерфейсами и др. для выполнения анализа и верификации в рамках мероприятия.

### Требования к формату файлов для анализа:

**P-CAD** – текстовый формат ASCII, спецификация ЭРИ, структура слоев и материал ПП

**Altium** – текстовый формат ASCII, спецификация ЭРИ, структура слоев и материал ПП

**Mentor** – формат ODB++ с именами цепей, структура слоев и материал ПП

**Cadence** - формат BRD или ODB++ с именами цепей, структура слоев и материал ПП

**Zuken** – формат ODB++ с именами цепей, структура слоев и материал ПП

## Программа, Зал 1, понедельник – пятница (Sigrity – Allegro).

### **1 Методология и инструменты эффективного проектирования скоростных плат**

- 1.1 Рекомендации по параметрам и конструкциям печатных плат с BGA-корпусами ПЛИС и DDR. Параметры HDI-плат. Размеры площадок и отверстий.
- 1.2 Правила расчета импеданса проводников на печатной плате.
- 1.3 Правила трассировки скоростных параллельных и последовательных интерфейсов.
- 1.4 Правила трассировки DDR2 / DDR3 / DDR4. Различные виды топологий.
- 1.5 Эффективная трассировка и выравнивание фаз и задержек на плате.
- 1.6 Электрические правила для DDR в проекте САПР. Наборы правил.
- 1.7 Авто-контроль задержек по оси Z. Авто-контроль задержек внутри микросхем.

### **2 Моделирование питания и температурных режимов на печатной плате с мощными компонентами, с учетом радиаторов и обдува. Уровень 2 – продвинутый.**

- 2.1 Вопросы определения физических свойств материалов электронного модуля и их зависимость от температуры.
- 2.2 Получение 3D-распределения температур на плате и компонентах
- 2.3 Моделирование падений напряжения на полигонах, переходных отверстиях, IR-Drop.
- 2.4 Интерпретация и использование результатов для оптимизации проекта

### **3 Моделирование плат с интерфейсами DDR2/3/4. Уровень 2 – продвинутый.**

- 3.1 Взаимосвязь целостности сигналов и питаний на высокоскоростных платах.
- 3.2 Анализ системы питаний в частотной области. Устранение резонансов.
- 3.3 Подбор матрицы фильтрующих конденсаторов под ПЛИС и DDR.
- 3.4 Верификация топологии интерфейса DDR с помощью симуляции. Глазковая диаграмма. Проблемы одновременного переключения в шине данных.
- 3.5 Вопросы ЭМС, симуляция и спектр ЭМИ на печатном узле, поиск источника ЭМИ.

### **4 Моделирование целостности питаний и сигналов на печатных платах со скоростными интерфейсами (с IBIS-моделями и без них). Уровень 2 – продвинутый.**

- 4.1 Взаимосвязь между качеством системы питания, качеством трассировки и качеством скоростного интерфейса. Факторы, определяющие максимальную скорость передачи и количество ошибок в канале.
- 4.2 Методология анализа системы питания в многослойных платах.
- 4.3 Контроль падения напряжений, плотность тока, уровень шума и надежность схемы.
- 4.4 Методология подбора матрицы фильтрующих конденсаторов по питанию.
- 4.5 Скоростные цифровые сигналы, дифференциальные пары и возвратные токи.
- 4.6 Извлечение достоверных частотных параметров из топологии печатной платы в 3D.
- 4.7 Обеспечение высокой пропускной способности скоростных интерфейсов за счет моделирования целостности сигналов. Глазковая диаграмма. Диаграмма ошибок.
- 4.8 Анализ скоростного канала в частотной области и во временной области.
- 4.9 Дополнительные факторы, снижающие скорость в канале. Скин-эффект и шероховатость поверхности проводника. Регулярная волокнистая структура стеклотекстолита. Трапецевидность сечения трасс. Качество полигонов. Переходные отверстия в цепи возвратных токов.

## **5 Практический анализ и верификация проектов, присланных слушателями.**

- 5.1 Тепловое моделирование и электрическое моделирование по постоянному току
- 5.2 Анализ системы питания, фильтрации и резонансов в полигонах
- 5.3 Анализ скоростного канала в частотной области и во временной области.
- 5.4 Практические рекомендации по оптимизации проектов и устранению проблемных мест, которые могут привести к сбоям и неработоспособности проектов.

## **6 Новые возможности САПР Cadence Allegro/OrCAD 17.2**

- 6.1 Новые функции для разработки гибко-жестких плат
- 6.2 Новшества в работе со скоростными платами
- 6.3 Новая опция командной работы над проектом
- 6.4 Использование функций автотрассировщика для ускорения проектирования
- 6.5 Интеграция САПР и системы анализа целостности питания
- 6.6 Переход с других САПР (P-CAD, Altium, Mentor) на Cadence – вопросы конвертации библиотек, стоимости ПО, переобучения специалистов
- 6.7 Специальные предложения на САПР Cadence Allegro и Sigrity для России

### **Докладчики:**

Срджан Джорджевич, Cadence Design Systems, специалист по моделированию Sigrity  
Александр Акулин, холдинг PCB technology, технический директор  
Антон Супонин, PCB SOFT, специалист по моделированию